

KINTEX UltraScale

开发平台

AXKU115用户手册



文档版本控制

文档版本	修改内容记录
REV1.0	创建文档 2025.1.8

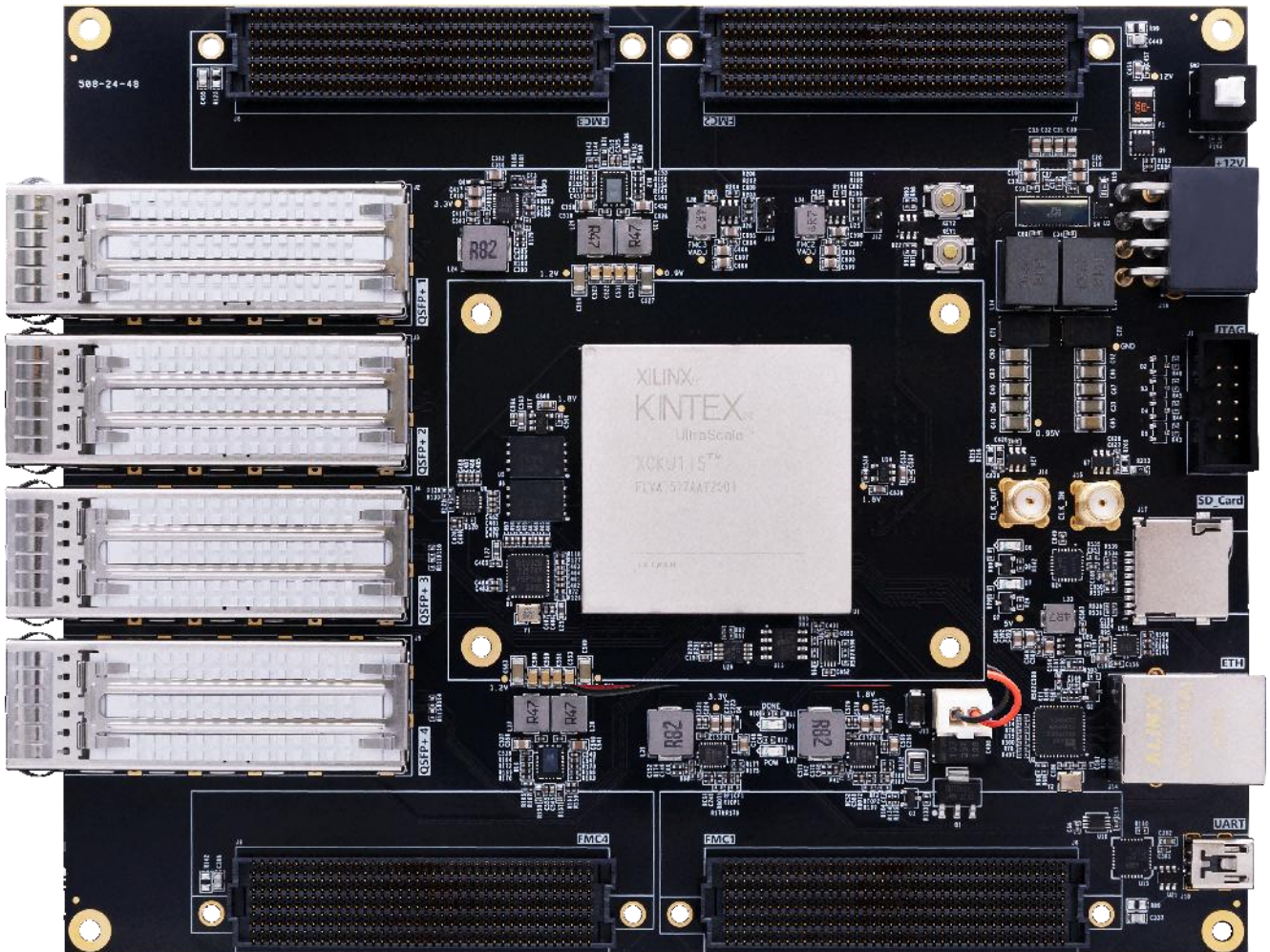
目录

一、开发板简介	4
二、FPGA 芯片	7
三、QSPI Flash	9
四、时钟配置	10
五、USB 转串口	11
六、QSFP+光纤接口	11
七、千兆以太网接口	15
八、FMC 扩展口	17
九、SD 卡槽	39
十、SMA 接口	40
十一、温度传感器	41
十二、JTAG 调试口	42
十三、LED 灯	43
十四、按键	44
十五、电源	45
十六、风扇	47
十七、结构尺寸图	48

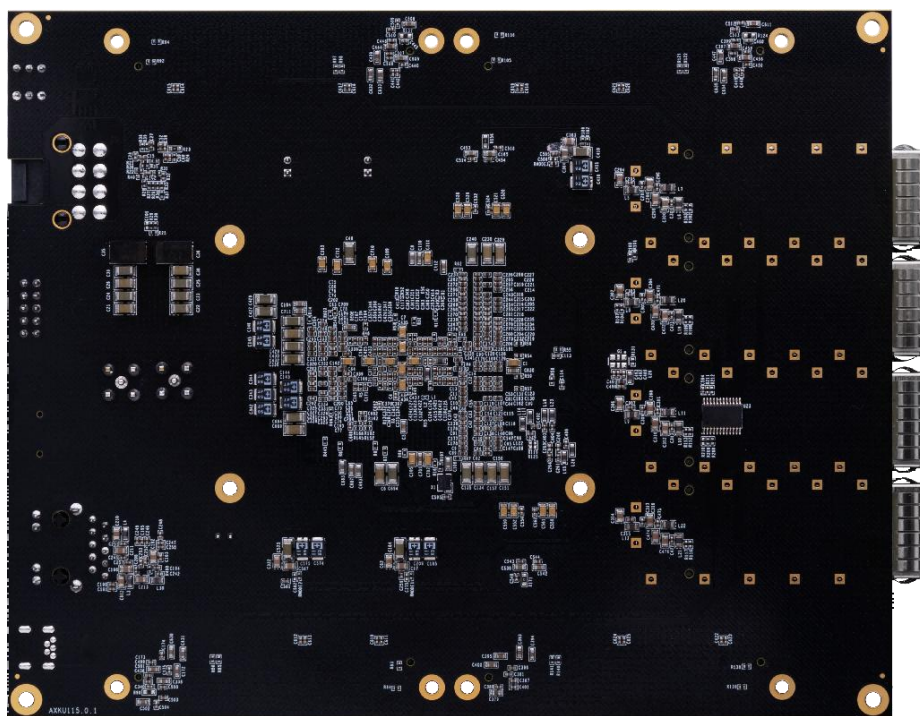
一、开发板简介

AXKU115由 芯驿电子科技（上海）有限公司 提供基于 XILINX 开发平台 KINTEX UltraScale 架构的一款开发板，满足用户各种高速数据交换，数据存储，视频传输处理以及工业控制的要求，是一款“专业级”的 FPGA 开发平台。为高速数据传输和交换，数据处理的前期验证和后期应用提供了可能。相信这样的一款产品非常适合从事 FPGA 开发的学生、工程师等群体。为了让您对此开发平台可以快速了解，我们编写了此用户手册。

外围电路方面我们为用户扩展了丰富的接口：4路 40G QSFP+光纤接口、4个 FMC 扩展接口、1路 UART 串口接口、1路 SD 卡接口、1路网口、SMA 接口等等。

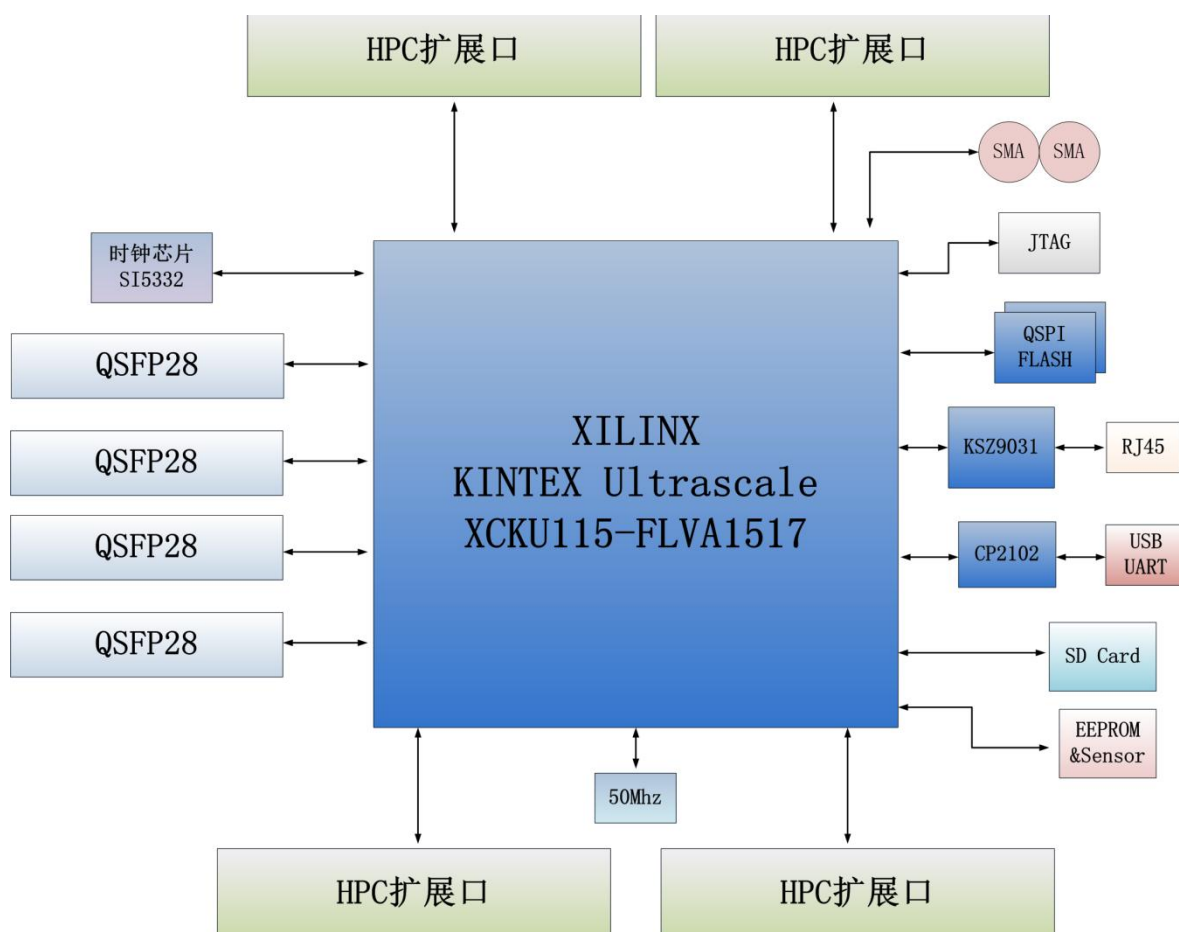


(正面图)



(背面图)

下图为整个开发系统的结构示意图：



通过这个示意图，我们可以看到，我们这个开发平台所能含有的接口和功能。

- QSPI FLASH

2片 512Mbit 的 QSPI FLASH 存储芯片，可用作 FPGA 芯片配置文件和用户数据的存储；

- 4 路 QSFP+光纤接口

FPGA 的 GTH 收发器的 4 路高速收发器连接到 4 个光模块的发送和接收，实现 4 路高速的光纤通信接口。每路LANE支持的光纤数据通信接收和发送的速度高达 12.5Gb/s，每路QSPF+接口数据速率为40Gbps。

- USB Uart 接口

1 路 Uart 转 USB 接口，用于和电脑通信，方便用户调试。串口芯片采用 Silicon Labs CP2102GM 的 USB-UAR 芯片，USB 接口采用 MINI USB 接口。

- 千兆以太网接口

1路 10/100M/1000M 以太网 RJ45 接口，用于和电脑或其它网络设备进行以太网数据交换。网络接口芯片采用 Micrel 公司的 KSZ9031 工业级 GPHY 芯片。

- FMC 扩展口

4 个标准的 FMC HPC的扩展口,可以外接 XILINX 或者我们黑金的各种 FMC 模块 (HDMI 输入输出模块，双目摄像头模块，高速 AD 模块等等) 。

- Micro SD 卡座

1 路 Micro SD 卡座，用于 FPGA 对 SD 卡的数据读写和存储。

- SMA 接口

2路 SMA 外接接口,引脚连接上收发器上，用于外接高速的输入输出信号

- 温湿度传感器和 EEPROM

板载一片温湿度传感器芯片 LM75，用于检测板子周围环境的温度和湿。板载一片 EEPROM，用于 IIC 总线的通信和存储一些客户自定义信息

- JTAG 调试口

1 个 10 针 2.54mm标准的 JTAG 口，用于 FPGA 程序的下载和调试，用户可以通过 XILINX 下载器对 FPGA 进行调试和下载。

- 时钟

板载一个 SI5332时钟芯片分别为 FPGA 提供系统时钟，为QSFP+光纤接口提供时钟；

- LED 灯

6个发光二极管 LED, 1 个电源指示灯；1 个 DONE 配置指示灯；2 个用户指示灯

- 按键

2 个用户按键，连接到 FPGA 的普通 IO

二、FPGA 芯片

开发板使用的是 Xilinx 公司的 KINTEX UltraScale 芯片，型号为 XCKU115-2FLVA1517I。速度等级为 2，温度等级为工业级。此型号为 FLVA1517 封装，1517 个引脚，引脚间距为 1.0mm。Xilinx KINTEX UltraScale 的芯片命名规则如下图 2-1 所示：

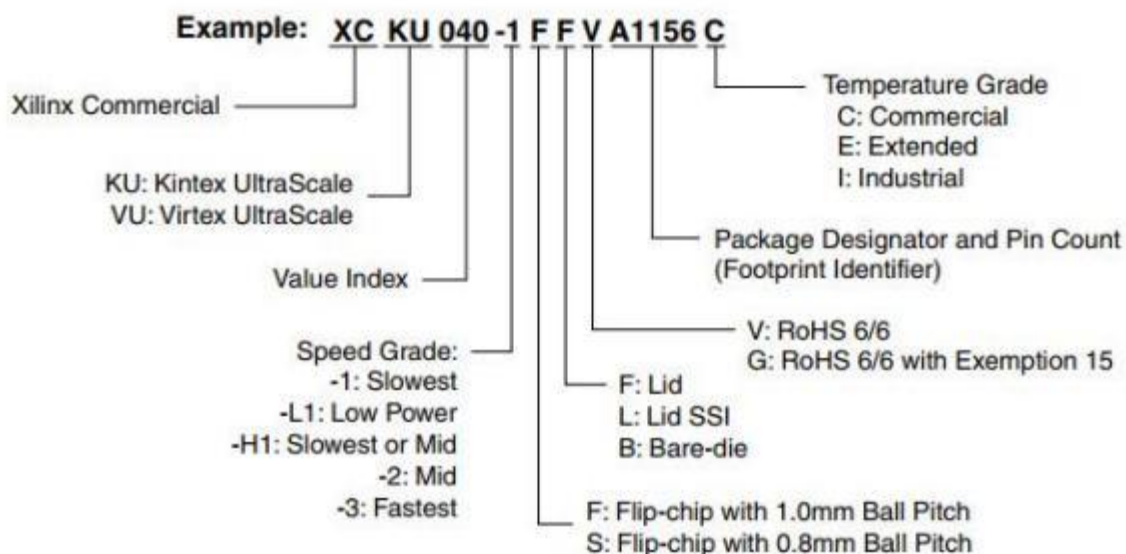


图2-1 KINTEX UltraScale FPGA型号命名规则

定义 其中 FPGA 芯片 XCKU115 的主要参数如下所示：

名称	具体参数
逻辑单元 Logic Cells	1,451,100
查找表(CLB LUTs)	663,360
触发器(CLB flip-flops)	1,326,720
Block RAM (Mb) 大小	75.9
DSP 处理单元 (DSP Slices)	1,920
PCIe Gen3 x8	6
GTH Transceiver	64个, 16.3Gb/s max
速度等级	-2
温度等级	工业级

FPGA 供电系统

XCKU115 FPGA 电源有 V_{CCINT} , V_{CCBRAM} , V_{CCAUX} , V_{CCAUX_IO} , V_{CCO} , $V_{MGTAVCC}$, $V_{MGTAVTT}$,

$V_{MGTVCCAUX}$, $V_{MGTAVTTRCAL}$, V_{CCADC} 。 V_{CCINT} 为 FPGA 内核供电引脚, 需接 0.95V; V_{CCBRAM} 为 FPGA Block RAM 的供电引脚接 0.95V; V_{CCAUX} 和 V_{CCAUX_IO} 为 FPGA 辅助供电引脚, 接 1.8V; V_{CCO} 为 FPGA 的各个 BANK 的电压, 包含 BANK0, BANK44~48, BANK64~68。 $V_{MGTAVCC}$ 为 FPGA 内部 GTH 和 GTY 收发器的供电电压, 接 1.0V; $V_{MGTAVTT}$ 为 GTH 的发送和接收的端接电压, 接 1.2V。 $V_{MGTAVTTRCAL}$ 为收发器电阻校准电压, 接 1.2V; V_{CCADC} 为 XADC 供电电压, 接 1.8V。

XCKU115 FPGA 系统要求上电顺序如下图 2-2

Power-On/Off Power Supply Sequencing

The recommended power-on sequence is V_{CCINT}/V_{CCINT_IO} , V_{CCBRAM} , V_{CCAUX}/V_{CCAUX_IO} , and V_{CCO} to achieve minimum current draw and ensure that the I/Os are 3-stated at power-on. The recommended power-off sequence is the reverse of the power-on sequence. If V_{CCINT}/V_{CCINT_IO} and V_{CCBRAM} have the same recommended voltage levels, they can be powered by the same supply and ramped simultaneously. V_{CCINT_IO} must be connected to V_{CCINT} . If V_{CCAUX}/V_{CCAUX_IO} and V_{CCO} have the same recommended voltage levels, they can be powered by the same supply and ramped simultaneously. V_{CCAUX} and V_{CCAUX_IO} must be connected together. When the current minimums are met, the device powers on after the V_{CCINT}/V_{CCINT_IO} , V_{CCBRAM} , V_{CCAUX}/V_{CCAUX_IO} , and V_{CCO} supplies have all passed through their power-on reset threshold voltages. The device must not be configured until after V_{CCINT} is applied.

V_{CCADC} and V_{REF} can be powered at any time and have no power-up sequencing recommendations.

The recommended power-on sequence to achieve minimum current draw for the GTH or GTY transceivers is V_{CCINT} , $V_{MGTAVCC}$, $V_{MGTAVTT}$ OR $V_{MGTAVCC}$, V_{CCINT} , $V_{MGTAVTT}$. There is no recommended sequencing for $V_{MGTVCCAUX}$. Both $V_{MGTAVCC}$ and V_{CCINT} can be ramped simultaneously. The recommended power-off sequence is the reverse of the power-on sequence to achieve minimum current draw. If these recommended sequences are not met, current drawn from $V_{MGTAVTT}$ can be higher than specifications during power-up and power-down.

图 2-2

三、QSPI Flash

开发板配有两片 512MBit 大小的 Quad-SPI FLASH 芯片，型号为 N25QL512A，它使用 3.3V CMOS 电压标准。由于 QSPI FLASH 的非易失特性，在使用中，它可以存储 FPGA 的配置 Bin 文件以及其它的用户数据文件。QSPI FLASH 的具体型号和相关参数见表 3-1。

位号	芯片类型	容量	厂家
U5/U6	N25QL512A	512Mbit	Micron

表3-1 QSPI Flash的型号和参数

QSPI FLASH 连接到 FPGA 芯片的 BANK0 的专用管脚上，其中时钟管脚连接到 BANK0 的 CCLK0 上，其它数据信号分别连接到 BANK0 的 D00~D03 和 FCS 管脚上。3-2 为 QSPI Flash 和 FPGA 芯片的连接示意图。

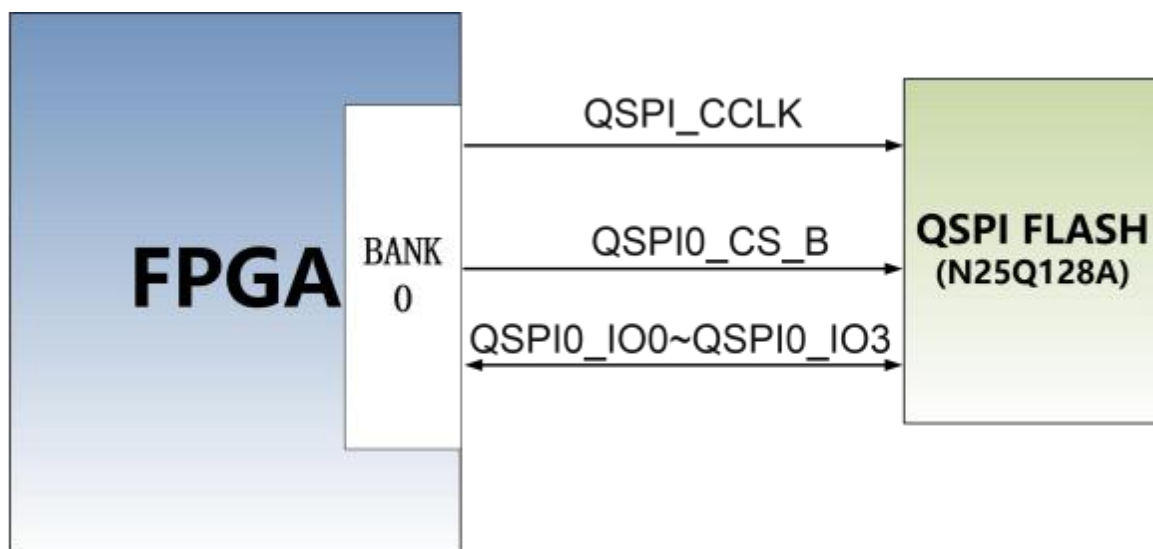


图 3-2 QSPI Flash 连接示意图

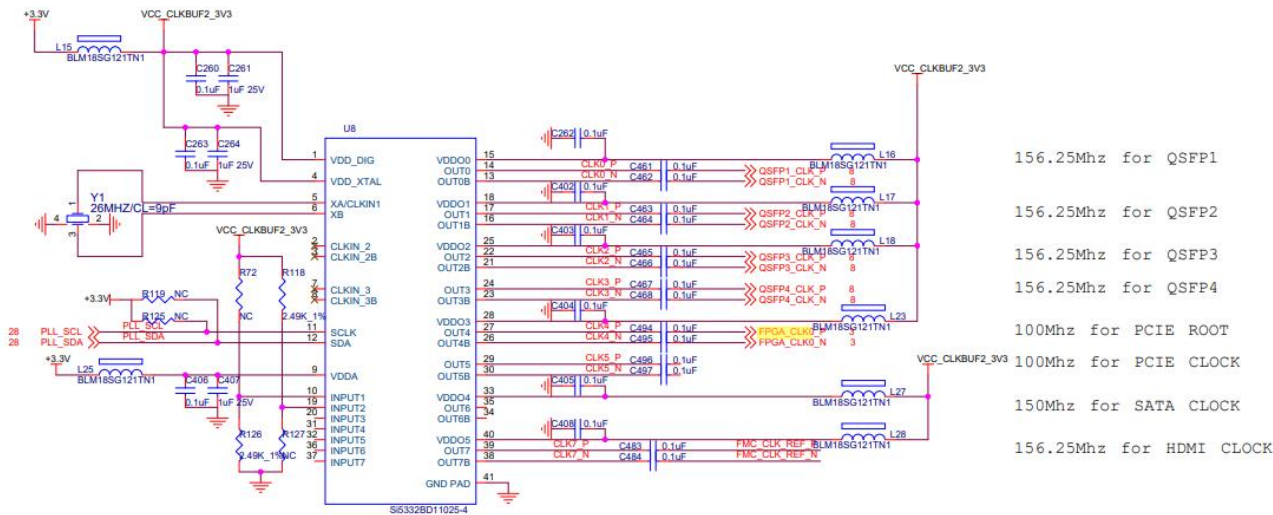
置芯片引脚分配：

信号名称	FPGA 引脚名	FPGA 引脚号
QSPI_CCLK	CCLK_0	AC11
QSPI0_CS	RDWR_FCS_B_0	AB9
QSPI0_DQ0	D00_MOSI_0	AE11
QSPI0_DQ1	D01_DIN_0	AD10

QSPIO_DQ2	D02_0	AC9
QSPIO_DQ3	D03_0	AD9

四、时钟配置

板上提供了一个差分 100MHz 的时钟源为 FPGA 提供系统时钟。晶振差分输出连接到 FPGA BANK45，这个时钟可以用来驱动 FPGA 内 PCIE 控制器工作时钟和它的用户逻辑电路。板上提供了一个差分 156.25MHz 的时钟源为收发器 GTH 提供时钟。晶振差分输出连接到 FPGA BANK226, BANK227，BANK229, BANK230这个时钟用于 4 路光纤需要的时钟。该时钟源的原理图如图 4-1 所示



QSFP4_CLK_P	AH10
QSFP4_CLK_N	AH9

五、USB 转串口

AXKU115 开发板上配备了一个 UART 转 USB 接口，用于开发板串口通信和调试。转换芯片采用 Silicon Labs CP2102GM 的 USB-UART 芯片, CP2102 串口芯片和 FPGA 之间用一个 电平转换芯片连接，来适应不同的 FPGA BANK 电压。USB 接口采用 MINI USB 接口，可以用一根 USB 线将它连接到上 PC 的 USB 口进行开发板的串口数据通信。USB UART 电路设计的示意图如下图 5-1 所示：

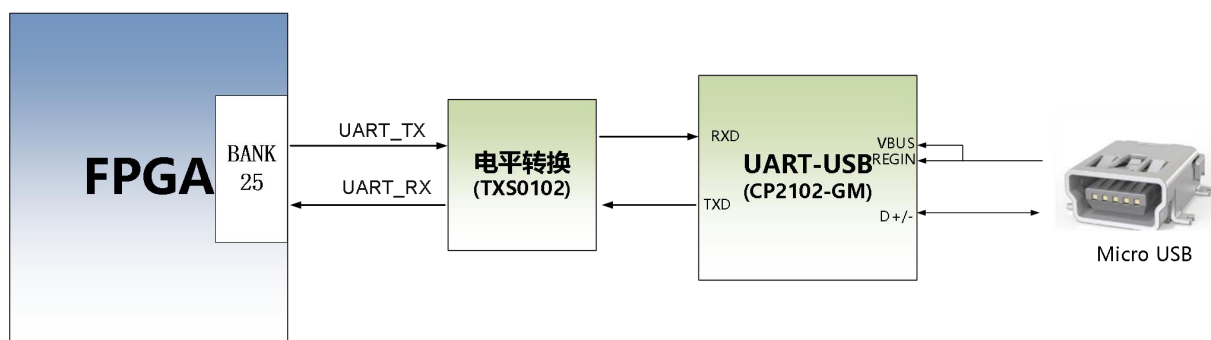


图 5-1 USB 转串口示意图

USB 转串口的 FPGA 引脚分配：

信号名称	FPGA 引脚名	FPGA 引脚号	备注
UART_RXD	IO_L23P_T3U_N8_25	AK35	UART数据输入
UART_TXD	IO_L23N_T3U_N9_25	AK36	UART数据输出

六、QSFP+光纤接口

AXKU115 开发板上有 4 路 QSFP+ 光纤接口，用户可以购买 QSFP+ 光模块插入到这 4 个光纤接口中进行光纤数据通信。4 路光纤接口分别跟 FPGA 的 BANK64 的 GTH 收发器的 4 路 RX/TX 相连接，TX 信号和 RX 信号都是以差分信号方式通过隔直电容连接 FPGA 和光模

块，每路LANE支持 TX 发送和 RX 接收数据速率高达 12.5Gb/s。BANK227的 GXH 收发器的参考时钟由是差分晶振 156.25M 提供。

FPGA 和 QSFP 光纤设计示意图如下图 6-1 所示

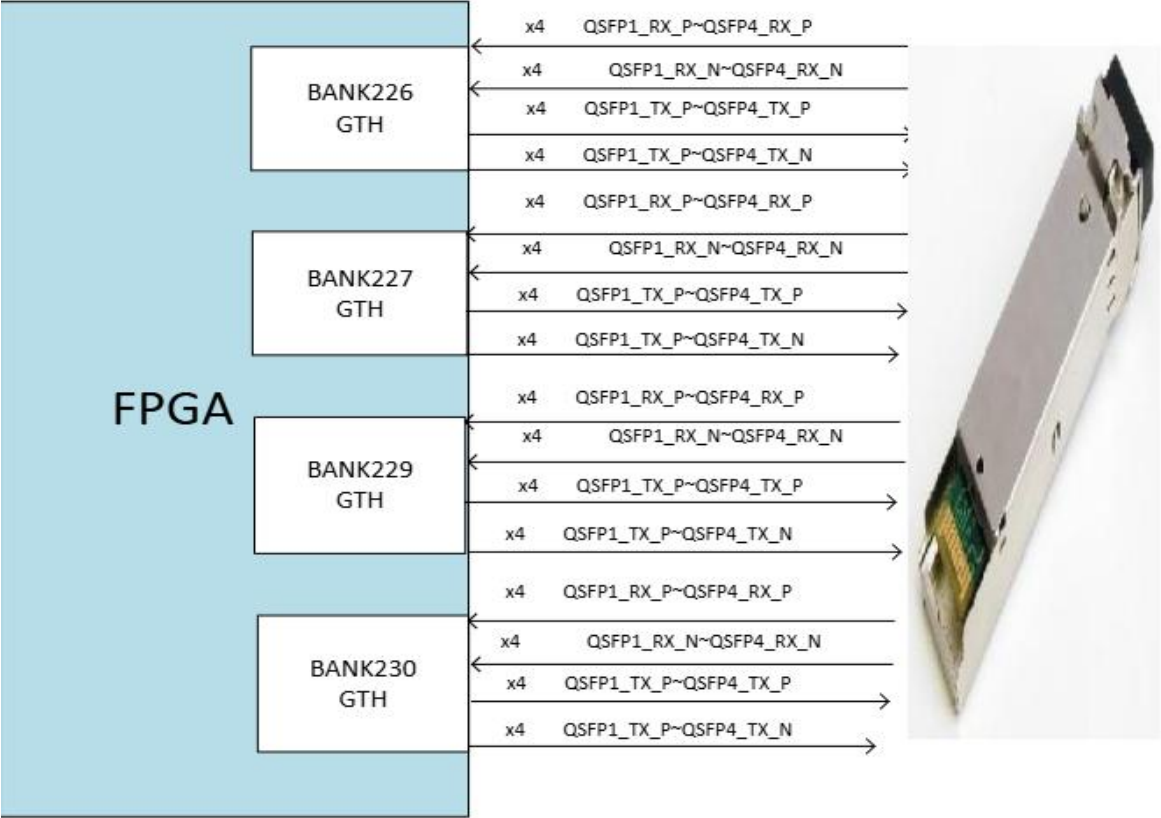


图 6-1 光纤设计示意图

第 1 路光纤接口 FPGA 引脚分配如下：

网络名称	FPGA 引脚	备注
QSFP1_TX1_P	L8	QSFP 光模块数据发送 Positive
QSFP1_TX1_N	L7	QSFP 光模块数据发送 Negative
QSFP1_RX1_P	L4	QSFP 光模块数据接收 Positive
QSFP1_RX1_N	L3	QSFP 光模块数据接收 Negative
QSFP1_TX2_P	K6	QSFP 光模块数据发送 Positive
QSFP1_TX2_N	K5	QSFP 光模块数据发送 Negative
QSFP1_RX2_P	K2	QSFP 光模块数据接收 Positive
QSFP1_RX2_N	K1	QSFP 光模块数据接收 Negative

QSFP1_TX3_P	M6	QSFP 光模块数据发送 Positive
QSFP1_TX3_N	M5	QSFP 光模块数据发送 Negative
QSFP1_RX3_P	M2	QSFP 光模块数据接收 Positive
QSFP1_RX3_N	M1	QSFP 光模块数据接收 Negative
QSFP1_TX4_P	J8	QSFP 光模块数据发送 Positive
QSFP1_TX4_P	J7	QSFP 光模块数据发送 Negative
QSFP1_RX4_P	J4	QSFP 光模块数据发送 Positive
QSFP1_RX4_P	J3	QSFP 光模块数据接收 Negative

第 2 路光纤接口 FPGA 引脚分配如下:

网络名称	FPGA 引脚	备注
QSFP2_TX1_P	N8	QSFP 光模块数据发送 Positive
QSFP2_TX1_N	N7	QSFP 光模块数据发送 Negative
QSFP2_RX1_P	N4	QSFP 光模块数据接收 Positive
QSFP2_RX1_N	N3	QSFP 光模块数据接收 Negative
QSFP2_TX2_P	T6	QSFP 光模块数据发送 Positive
QSFP2_TX2_N	T5	QSFP 光模块数据发送 Negative
QSFP2_RX2_P	R4	QSFP 光模块数据接收 Positive
QSFP2_RX2_P	R3	QSFP 光模块数据接收 Negative
QSFP2_TX3_P	P6	QSFP 光模块数据发送 Positive
QSFP2_TX3_N	P5	QSFP 光模块数据发送 Negative
QSFP2_RX3_P	P2	QSFP 光模块数据接收 Positive
QSFP2_RX3_N	P1	QSFP 光模块数据接收 Negative
QSFP2_TX4_P	U4	QSFP 光模块数据发送 Positive
QSFP2_TX4_N	U3	QSFP 光模块数据发送 Negative
QSFP2_RX4_P	T2	QSFP 光模块数据接收 Positive
QSFP2_RX4_N	T1	QSFP 光模块数据接收 Negative

第 3 路光纤接口 FPGA 引脚分配如下:

网络名称	FPGA 引脚	备注
QSFP3_TX1_P	AL4	QSFP 光模块数据发送 Positive
QSFP3_TX1_N	AL3	QSFP 光模块数据发送 Negative
QSFP3_RX1_P	AK2	QSFP 光模块数据接收 Positive
QSFP3_RX1_N	AK1	QSFP 光模块数据接收 Negative
QSFP3_TX2_P	AP9	QSFP 光模块数据发送 Positive
QSFP3_TX2_N	AJ10	QSFP 光模块数据发送 Negative
QSFP3_RX2_P	AC4	QSFP 光模块数据接收 Positive
QSFP3_RX2_N	AC3	QSFP 光模块数据接收 Negative
QSFP3_TX3_P	AG8	QSFP 光模块数据发送 Positive
QSFP3_TX3_N	AG7	QSFP 光模块数据发送 Negative
QSFP3_RX3_P	AG4	QSFP 光模块数据接收 Positive
QSFP3_RX3_N	AG3	QSFP 光模块数据接收 Negative
QSFP3_TX4_P	AE4	QSFP 光模块数据发送 Positive
QSFP3_TX4_N	AE3	QSFP 光模块数据发送 Negative
QSFP3_RX4_P	AD2	QSFP 光模块数据接收 Positive
QSFP3_RX4_N	AD1	QSFP 光模块数据接收 Negative

第 4 路光纤接口 FPGA 引脚分配如下：

网络名称	FPGA 引脚	备注
QSFP4_TX1_P	AK6	QSFP 光模块数据发送 Positive
QSFP4_TX1_N	AK5	QSFP 光模块数据发送 Negative
QSFP4_RX1_P	AJ4	QSFP 光模块数据接收 Positive
QSFP4_RX1_N	AJ3	QSFP 光模块数据接收 Negative
QSFP4_TX2_P	AH6	QSFP 光模块光发射禁止，高有效
QSFP4_TX2_N	AH5	QSFP 光模块数据发送 Positive
QSFP4_RX2_P	AH2	QSFP 光模块数据接收 Negative
QSFP4_RX2_N	AH1	QSFP 光模块数据接收 Negative

QSFP4_TX3_P	AL8	QSFP 光模块数据发送 Positive
QSFP4_TX3_N	AL7	QSFP 光模块数据发送 Negative
QSFP4_RX3_P	AL4	QSFP 光模块数据接收 Positive
QSFP4_RX3_N	AL3	QSFP 光模块数据接收 Negative
QSFP4_TX4_P	AJ8	QSFP 光模块数据发送 Positive
QSFP4_TX4_N	AJ7	QSFP 光模块数据发送 Negative
QSFP4_RX4_P	AJ4	QSFP 光模块数据接收 Positive
QSFP4_RX4_N	AJ3	QSFP 光模块数据接收 Negative

七、千兆以太网接口

AXKU115 上有1路千兆以太网接口，GPHY 芯片采用 Micrel 公司的 KSZ9031RNX 以太网芯片为用户提供网络通信服务。KSZ9031RNX 芯片支持 10/100/1000 Mbps 网络传输速率，通过 RGMII 接口跟系统的 MAC 层进行数据通信。KSZ9031RNX 支持MDI/MDX 自适应，各种速度自适应，Master/Slave 自适应，支持 MDIO 总线进行 PHY 的寄存器管理。

KSZ9031RNX上电会检测一些特定的 IO的电平状态，从而确定自己的工作模式。表 3-5-1 描述了 GPHY 芯片上电之后的默认设定信息

配置 Pin 脚	说明	配置值
PHYAD[2:0]	MDIO/MDC 模式的 PHY 地址	PHYAddress 为 001
CLK125_EN	使能 125Mhz 时钟输出选择	使能
LED_MODE	LED 灯模式配置	单个 LED 灯模式
MODE0~MODE3	链路自适应和全双工配置	10/100/1000 自适应，兼容全双工、半双工

当网络连接到千兆以太网时，PHY 芯片 KSZ9031RNX 的数据传输时通过 RGMII 总线通信，传输时钟为 125Mhz，数据在时钟的上升沿和下降样采样。

当网络连接到百兆以太网时，PHY 芯片 KSZ9031RNX 的数据传输时通过 RMII 总线通信，传输时钟为 25Mhz。数据在时钟的上升沿和下降样采样。

以太网 PHY 芯片连接示意如图 7-1:

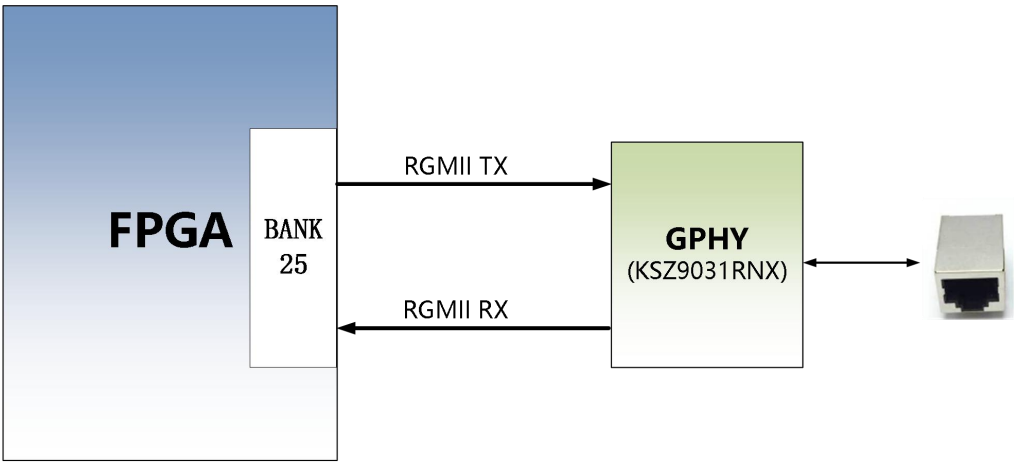


图 7-1

第 1 路千兆以太网 FPGA 引脚分配如下：

信号名称	引脚名	引脚号	备注
PHY1_GTXC	IO_L18N_T2U_N11_AD2N_25	AP39	以太网 1 发送时钟
PHY1_TXD0	IO_L24P_T3U_N10_25	AL39	以太网 1 发送数据 bit0
PHY1_TXD1	IO_L24N_T3U_N11_25	AM39	以太网 1 发送数据 bit1
PHY1_TXD2	IO_L18P_T2U_N10_AD2P_25	AN39	以太网 1 发送数据 bit2
PHY1_TXD3	IO_L16P_T2U_N6_QBC_AD3P_25	AN38	以太网 1 发送数据 bit3
PHY1_TXEN	IO_L16N_T2U_N7_QBC_AD3N_25	AP38	以太网 1 发送使能信号
PHY1_RXC	IO_L11P_T1U_N8_GC_25	AR37	以太网 1 接收时钟
PHY1_RXD0	IO_T2U_N12_25	AP35	以太网 1 接收数据 Bit0
PHY1_RXD1	IO_L22P_T3U_N6_DBC_AD0P_25	AK37	以太网 1 接收数据 Bit1
PHY1_RXD2	IO_L22N_T3U_N7_DBC_AD0N_25	AK38	以太网 1 接收数据 Bit2
PHY1_RXD3	IO_T3U_N12_25	AJ39	以太网 1 接收数据 Bit3
PHY1_RXDV	IO_L11N_T1U_N9_GC_25	AT37	以太网 1 接收数据有效信号
PHY1_MDC	IO_L10N_T1U_N7_QBC_AD4N_25	AU39	以太网 1MDIO 管理时钟
PHY1_MDIO	IO_L10P_T1U_N6_QBC_AD4P_25	AT39	以太网 1MDIO 管理数据
PHY1_RESET	IO_T1U_N12_25	AW38	以太网芯片复位

八、FMC 扩展口

AXKU115 开发板带有 4路标准的 FMC HPC 的扩展口，都连接了8对GTH收发器，可以外接 XILINX 或者我们黑金的各种 FMC 模块（HDMI 输入输出模块，双目摄像头模块，高速 AD 模块等等）。

HPC FMC1 扩展口有 43 对差分信号，分别连接到 FPGA 芯片的 BANK24, BANK25 的 IO 上，BANK24 和 BANK25 的 IO 电平为 1.8V，不能修改。

HPC FMC2 扩展口有 75 对差分信号，分别连接到 FPGA 芯片的 BANK46，BANK47和 BANK48 的 IO 上，电平标准是由 BANK 的电压 VADJ 决定的，默认为+1.8V，VADJ 这个电压可以通过 程序配置 PMIC 芯片 ETA1471FT2G 来改变输出电压。

HPC FMC3 扩展口包含 72 对差分 IO 信号，分别连接 FPGA 芯片 BANK66，BANK67，BANK68，电压标准位 1.8V 。

HPC FMC4 扩展口包含 34对差分 IO 信号，分别连接 FPGA 芯片 BANK64，BANK65，电压标准位 3.3V 。

FPGA 和 FMC1/2 HPC 连接器的原理图如图 8-1 和 8-2 所示：

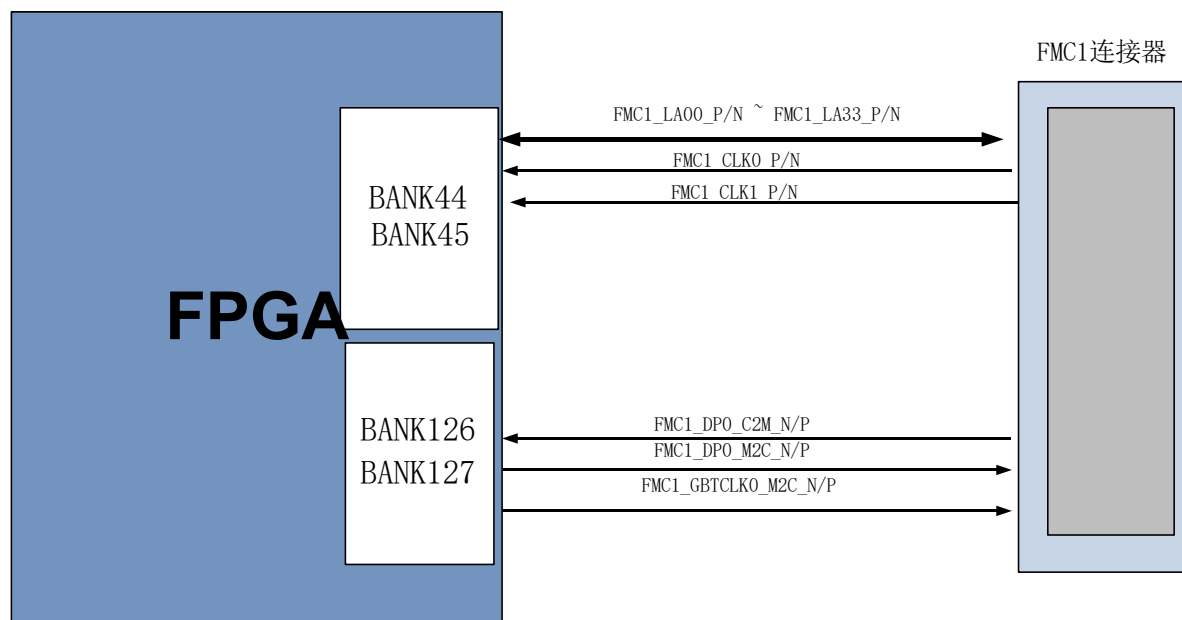


图 8-1 HPC FMC1 连接示意图

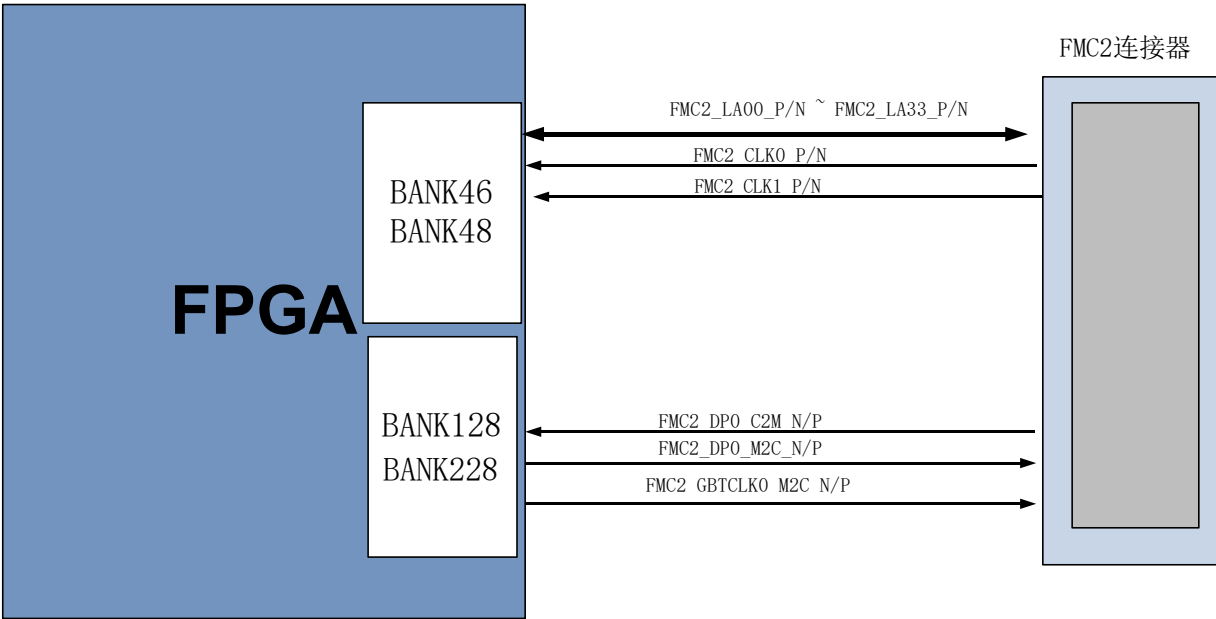


图 8-2 HPC FMC2 连接示意图

FPGA 和 FMC3/4 HPC 连接器的原理图如图 8-3 和 8-4 所示：

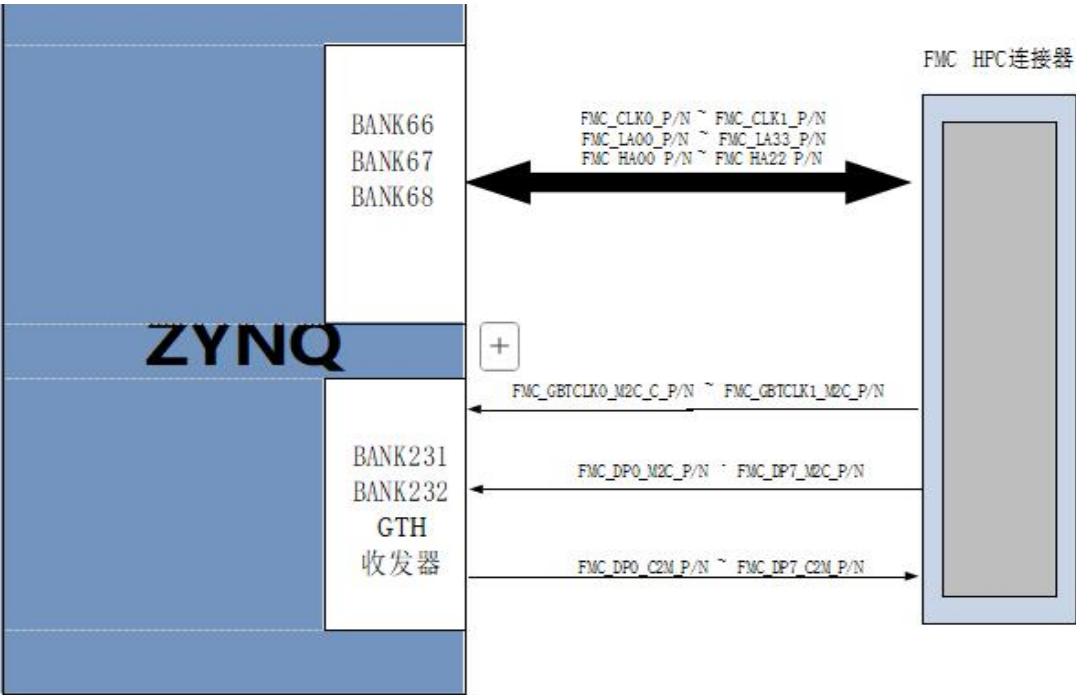


图 8-3 HPC FMC3 连接示意图

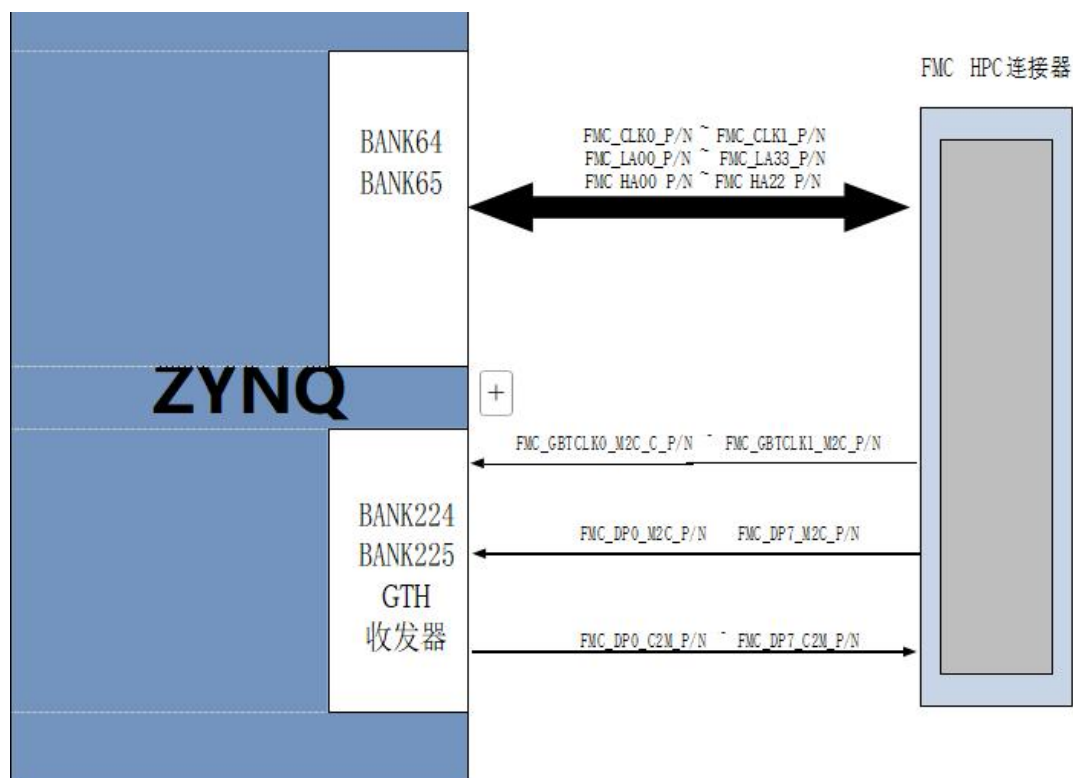


图 8-4 HPC FMC4 连接示意图

第 1 路 FMC HPC 连接器引脚分配如下：

信号名称	FPGA 引脚名	FPGA 引脚号	备注
FMC1_CLK0_C2M_N	IO_L15P_T2L_N4_AD11N_45	AK25	FMC1第0路输出参考时钟N
FMC1_CLK0_C2M_P	IO_L15P_T2L_N4_AD11P_45	AJ25	FMC1第0路输出参考时钟P
FMC1_CLK0_M2C_N	IO_L14N_T2L_N3_GC_45	AL28	FMC1第0路输入参考时钟N
FMC1_CLK0_M2C_P	IO_L11N_T1U_N9_GC_48	AL27	FMC1第0路输入参考时钟P
FMC1_CLK1_C2M_N	IO_L15N_T2L_N5_AD11N_24	AK30	FMC1第1路输出参考时钟N
FMC1_CLK1_C2M_P	IO_L15P_T2L_N4_AD11P_24	AJ30	FMC1第1路输出参考时钟P
FMC1_CLK1_M2C_N	IO_L24N_T3U_N11_25	AM29	FMC1第1路输入参考时钟N
FMC1_CLK1_M2C_P	IO_L14P_T2L_N2_GC_24	AL29	FMC1第1路输入参考时钟P
FMC1_DP0_C2M_N	MGTHTXN0_126	AH37	FMC1收发器数据0输出N
FMC1_DP0_C2M_P	MGTHTXP0_126	AH36	FMC1收发器数据0输出P
FMC1_DP0_M2C_N	MGTHRXN0_126	AG39	FMC1收发器数据0输入N
FMC1_DP0_M2C_P	MGTHRXP0_126	AG38	FMC1收发器数据0输入P
FMC1_DP1_C2M_N	MGTHTXN1_126	AG35	FMC1收发器数据1输出N
FMC1_DP1_C2M_P	MGTHTXP1_126	AG34	FMC1收发器数据1输出P
FMC1_DP1_M2C_N	MGTHRXN1_126	AF37	FMC1收发器数据1输入N

FMC1_DP1_M2C_P	MGTHRXP1_126	AF36	FMC1收发器数据1输入P
FMC1_DP2_C2M_N	MGHTXN2_126	AE35	FMC1收发器数据2输出N
FMC1_DP2_C2M_P	MGHTXP2_126	AE34	FMC1收发器数据2输出P
FMC1_DP2_M2C_N	MGTHRXN2_126	AE39	FMC1收发器数据2输入N
FMC1_DP2_M2C_P	MGTHRXP2_126	AE38	FMC1收发器数据2输入P
FMC1_DP3_C2M_N	MGHTXN3_126	AD37	FMC1收发器数据3输出N
FMC1_DP3_C2M_P	MGHTXP3_126	AD36	FMC1收发器数据3输出P
FMC1_DP3_M2C_N	MGTHRXN3_126	AC39	FMC1收发器数据3输入N
FMC1_DP3_M2C_P	MGTHRXP3_126	AC38	FMC1收发器数据3输入P
FMC1_DP4_C2M_N	MGHTXN1_127	AA35	FMC1收发器数据4输出N
FMC1_DP4_C2M_P	MGHTXP1_127	AA34	FMC1收发器数据4输出P
FMC1_DP4_M2C_N	MGTHRXN1_127	AA39	FMC1收发器数据4输入P
FMC1_DP4_M2C_P	MGTHRXP1_127	AA38	FMC1收发器数据4输入N
FMC1_DP5_C2M_N	MGHTXN3_127	W35	FMC1收发器数据5输出P
FMC1_DP5_C2M_P	MGHTXP3_127	W34	FMC1收发器数据5输出N
FMC1_DP5_M2C_N	MGTHRXN3_127	V37	FMC1收发器数据输入N
FMC1_DP5_M2C_P	MGTHRXP3_127	V36	FMC1收发器数据输入P
FMC1_DP6_C2M_N	MGHTXN2_127	Y37	FMC1收发器数据输出N
FMC1_DP6_C2M_P	MGHTXP2_127	Y36	FMC1收发器数据输出P
FMC1_DP6_M2C_N	MGTHRXN2_127	W39	FMC1收发器数据输入N
FMC1_DP6_M2C_P	MGTHRXP2_127	W38	FMC1收发器数据7输入P
FMC1_DP7_C2M_N	MGHTXN0_127	AC35	FMC1收发器数据7输出N
FMC1_DP7_C2M_P	MGHTXP0_127	AC34	FMC1收发器数据7输出P
FMC1_DP7_M2C_N	MGHTXN0_127	AB37	FMC1收发器数据7输入N
FMC1_DP7_M2C_P	MGHTXP0_127	AB36	FMC1收发器数据 7 输入 P
FMC1_GBTCLK0_M2C_N	MGTREFCLK0N_126	AD33	FMC1收发器参考时钟 0 输入 N
FMC1_GBTCLK0_M2C_P	MGTREFCLK0P_126	AD32	FMC1收发器参考时钟 0 输入 P
FMC1_GBTCLK1_M2C_N	MGTREFCLK0N_127	Y33	FMC1收发器参考时钟 1输入 N
FMC1_GBTCLK1_M2C_P	MGTREFCLK0P_127	Y32	FMC1收发器参考时钟 1 输入 P
FMC1_HA00_CC_N	IO_L14N_T2L_N3_GC_44	AL22	FMC1 HA 第0 路数据(时钟)N
FMC1_HA00_CC_P	IO_L14P_T2L_N2_GC_44	AK22	FMC1 HA 第0 路数据(时钟)P
FMC1_HA01_CC_N	IO_L13N_T2L_N1_GC_QBC_44	AL23	FMC1 HA 第1 路数据(时钟)N
FMC1_HA01_CC_P	IO_L13P_T2L_N0_GC_QBC_44	AK23	FMC1 HA 第1 路数据(时钟)P
FMC1_HA02_N	IO_L4N_T0U_N7_DBC_AD7N_44	AV22	FMC1 HA 第2路数据N

FMC1_HA02_P	IO_L4P_T0U_N6_DBC_AD7P_44	AU21	FMC1 HA 第2 路数据P
FMC1_HA03_N	IO_L2N_T0L_N3_44	AW21	FMC1 HA 第3路数据N
FMC1_HA03_P	IO_L2P_T0L_N2_44	AV21	FMC1 HA 第3路数据P
FMC1_HA04_N	IO_L22N_T3U_N7_DBC_AD0N_44	AE21	FMC1 HA 第4路数据N
FMC1_HA04_P	IO_L22P_T3U_N6_DBC_AD0P_44	AE20	FMC1 HA 第4路数据P
FMC1_HA05_N	IO_L24N_T3U_N11_44	AD21	FMC1 HA 第5 路数据N
FMC1_HA05_P	IO_L24P_T3U_N10_44	AD20	FMC1 HA 第5 路数据P
FMC1_HA06_N	IO_L1N_T0L_N1_DBC_44	AW24	FMC1 HA 第6路数据N
FMC1_HA06_P	IO_L1P_T0L_N0_DBC_44	AV24	FMC1 HA 第6 路数据P
FMC1_HA07_N	IO_L3N_T0L_N5_AD15N_44	AW23	FMC1 HA 第7路数据N
FMC1_HA07_P	IO_L3P_T0L_N4_AD15P_44	AV23	FMC1 HA 第7 路数据P
FMC1_HA08_N	IO_L21N_T3L_N5_AD8N_44	AF22	FMC1 HA 第8路数据N
FMC1_HA08_P	IO_L21P_T3L_N4_AD8P_44	AE22	FMC1 HA 第8 路数据P
FMC1_HA09_N	IO_L20N_T3L_N3_AD1N_44	AG20	FMC1 HA 第9 路数据N
FMC1_HA09_P	IO_L18N_T2U_N11_AD2N_48	AF20	FMC1 HA 第9路数据P
FMC1_HA10_N	IO_L20P_T3L_N2_AD1P_44	AM20	FMC1 HA 第10路数据N
FMC1_HA10_P	IO_L15P_T2L_N4_AD11P_44	AL20	FMC1 HA 第10 路数据P
FMC1_HA11_N	IO_L6N_T0U_N11_AD6N_44	AU22	FMC1 HA 第11 路数据N
FMC1_HA11_P	IO_L6P_T0U_N10_AD6P_44	AT22	FMC1 HA 第11 路数据P
FMC1_HA12_N	IO_L10N_T1U_N7_QBC_AD4N_44	AR21	FMC1 HA 第12路数据N
FMC1_HA12_P	IO_L10P_T1U_N6_QBC_AD4P_44	AP21	FMC1 HA 第12 路数据P
FMC1_HA13_N	IO_L11N_T1U_N9_GC_44	AN22	FMC1 HA 第13路数据N
FMC1_HA13_P	IO_L11P_T1U_N8_GC_44	AM22	FMC1 HA 第13路数据P
FMC1_HA14_N	IO_L9N_T1L_N5_AD12N_44	AP23	FMC1 HA 第14路数据N
FMC1_HA14_P	IO_L9P_T1L_N4_AD12P_44	AN23	FMC1 HA 第14路数据P
FMC1_HA15_N	IO_L5N_T0U_N9_AD14N_44	AT24	FMC1 HA 第15路数据N
FMC1_HA15_P	IO_L5P_T0U_N8_AD14P_44	AT23	FMC1 HA 第15路数据P
FMC1_HA16_N	IO_L8N_T1L_N3_AD5N_44	AR23	FMC1 HA 第16路数据N
FMC1_HA16_P	IO_L8P_T1L_N2_AD5P_44	AR22	FMC1 HA 第16路数据P
FMC1_HA17_CC_N	IO_L12N_T1U_N11_GC_44	AN21	FMC1 HA 第17路数据(时钟)N
FMC1_HA17_CC_P	IO_L12P_T1U_N10_GC_44	AM21	FMC1 HA 第17路数据(时钟)P
FMC1_HA18_N	IO_L7N_T1L_N1_QBC_AD13N_44	AP24	FMC1 HA 第18路数据N
FMC1_HA18_P	IO_L7P_T1L_N0_QBC_AD13P_44	AN24	FMC1 HA 第18路数据P
FMC1_HA19_N	IO_L17N_T2U_N9_AD10N_44	AK21	FMC1 HA 第19路数据N

FMC1_HA19_P	IO_L17P_T2U_N8_AD10P_44	AK20	FMC1 HA 第19路数据P
FMC1_HA20_N	IO_L16N_T2U_N7_QBC_AD3N_44	AJ21	FMC1 HA 第20路数据N
FMC1_HA20_P	IO_L16P_T2U_N6_QBC_AD3P_44	AJ20	FMC1 HA 第20路数据P
FMC1_HA21_N	IO_L19N_T3L_N1_DBC_AD9N_44	AG22	FMC1 HA 第21路数据N
FMC1_HA21_P	IO_L19P_T3L_N0_DBC_AD9P_44	AG21	FMC1 HA 第21路数据P
FMC1_HA22_N	IO_L18N_T2U_N11_AD2N_44	AH23	FMC1 HA 第22路数据N
FMC1_HA22_P	IO_L18P_T2U_N10_AD2P_44	AH22	FMC1 HA 第22路数据P
FMC1_HA23_N	IO_L23N_T3U_N9_44	AF23	FMC1 HA 第23路数据N
FMC1_HA23_P	IO_L23P_T3U_N8_44	AE23	FMC1 HA 第23路数据P
FMC1_HB00_CC_N	IO_L12N_T1U_N11_GC_24	AN31	FMC1 HB第0路数据(时钟)N
FMC1_HB00_CC_P	IO_L12P_T1U_N10_GC_24	AM31	FMC1 HB第0路数据(时钟)P
FMC1_HB01_N	IO_L3N_T0L_N5_AD15N_24	AW31	FMC1 HB第1路数据N
FMC1_HB01_P	IO_L3P_T0L_N4_AD15P_24	AW30	FMC1 HB第1路数据P
FMC1_HB02_N	IO_L22N_T3U_N7_DBC_AD0N_24	AJ28	FMC1 HB第2路数据N
FMC1_HB02_P	IO_L22P_T3U_N6_DBC_AD0P_24	AH28	FMC1 HB第2路数据P
FMC1_HB03_N	IO_L24N_T3U_N11_24	AF28	FMC1 HB第3路数据N
FMC1_HB03_P	IO_L24P_T3U_N10_24	AE28	FMC1 HB第3路数据P
FMC1_HB04_N	IO_L4N_T0U_N7_DBC_AD7N_24	AU30	FMC1 HB第4路数据N
FMC1_HB04_P	IO_L4P_T0U_N6_DBC_AD7P_24	AU29	FMC1 HB第4路数据P
FMC1_HB05_N	IO_L2N_T0L_N3_24	AW29	FMC1 HB第5路数据N
FMC1_HB05_P	IO_L2P_T0L_N2_24	AV29	FMC1 HB第5路数据P
FMC1_HB06_CC_N	IO_L11N_T1U_N9_GC_24	AN32	FMC1 HB第6路数据(时钟)N
FMC1_HB06_CC_P	IO_L11P_T1U_N8_GC_24	AM32	FMC1 HB第6路数据(时钟)P
FMC1_HB07_N	IO_L5N_T0U_N9_AD14N_24	AV31	FMC1 HB第7路数据N
FMC1_HB07_P	IO_L5P_T0U_N8_AD14P_24	AU31	FMC1 HB第7路数据P
FMC1_HB08_N	IO_L10N_T1U_N7_QBC_AD4N_24	AR30	FMC1 HB第8路数据N
FMC1_HB08_P	IO_L10P_T1U_N6_QBC_AD4P_24	AP29	FMC1 HB第8路数据P
FMC1_HB09_N	IO_L6N_T0U_N11_AD6N_24	AT30	FMC1 HB第9路数据N
FMC1_HB09_P	IO_L6P_T0U_N10_AD6P_24	AT29	FMC1 HB第9路数据P
FMC1_HB10_N	IO_L8N_T1L_N3_AD5N_24	AP31	FMC1 HB第10路数据N
FMC1_HB10_P	IO_L8P_T1L_N2_AD5P_24	AP30	FMC1 HB第10路数据P
FMC1_HB11_N	IO_L1N_T0L_N1_DBC_24	AV32	FMC1 HB第11路数据N
FMC1_HB11_P	IO_L1P_T0L_N0_DBC_24	AU32	FMC1 HB第11路数据P
FMC1_HB12_N	IO_L17N_T2U_N9_AD10N_24	AK31	FMC1 HB第12路数据N

FMC1_HB12_P	IO_L17P_T2U_N8_AD10P_24	AJ31	FMC1 HB第12路数据P
FMC1_HB13_N	IO_L19N_T3L_N1_DBC_AD9N_24	AJ29	FMC1 HB第13路数据N
FMC1_HB13_P	IO_L19P_T3L_N0_DBC_AD9P_24	AH29	FMC1 HB第13路数据P
FMC1_HB14_N	IO_L9N_T1L_N5_AD12N_24	AR32	FMC1 HB第14路数据N
FMC1_HB14_P	IO_L9P_T1L_N4_AD12P_24	AR31	FMC1 HB第14路数据P
FMC1_HB15_N	IO_L7N_T1L_N1_QBC_AD13N_24	AP33	FMC1 HB第15路数据N
FMC1_HB15_P	IO_L7P_T1L_N0_QBC_AD13P_24	AN33	FMC1 HB第15路数据P
FMC1_HB16_N	IO_L20N_T3L_N3_AD1N_24	AH32	FMC1 HB第16路数据N
FMC1_HB16_P	IO_L20P_T3L_N2_AD1P_24	AH31	FMC1 HB第16路数据P
FMC1_HB17_CC_N	IO_L13N_T2L_N1_GC_QBC_24	AM30	FMC1 HB第17路数据(时钟)N
FMC1_HB17_CC_P	IO_L13P_T2L_N0_GC_QBC_24	AL30	FMC1 HB第17路数据(时钟)P
FMC1_HB18_N	IO_L16N_T2U_N7_QBC_AD3N_24	AL32	FMC1 HB第18路数据N
FMC1_HB18_P	IO_L16P_T2U_N6_QBC_AD3P_24	AK32	FMC1 HB第18路数据P
FMC1_HB19_N	IO_L18N_T2U_N11_AD2N_24	AK33	FMC1 HB第19路数据N
FMC1_HB19_P	IO_L18P_T2U_N10_AD2P_24	AJ33	FMC1 HB第19路数据P
FMC1_HB20_N	IO_L21N_T3L_N5_AD8N_24	AF30	FMC1 HB第20路数据N
FMC1_HB20_P	IO_L21P_T3L_N4_AD8P_24	AE30	FMC1 HB第20路数据P
FMC1_HB21_N	IO_L23N_T3U_N9_24	AG29	FMC1 HB第21路数据N
FMC1_HB21_P	IO_L23P_T3U_N8_24	AF29	FMC1 HB第21路数据P
FMC1_LA00_CC_N	IO_L12N_T1U_N11_GC_45	AN26	FMC1 LA第0路数据(时钟)N
FMC1_LA00_CC_P	IO_L12P_T1U_N10_GC_45	AM26	FMC1 LA第0路数据(时钟)P
FMC1_LA01_CC_N	IO_L11N_T1U_N9_GC_45	AN27	FMC1 LA第1路数据(时钟)N
FMC1_LA01_CC_P	IO_L11P_T1U_N8_GC_45	AM27	FMC1 LA第1路数据(时钟)P
FMC1_LA02_N	IO_L22N_T3U_N7_DBC_AD0N_45	AG24	FMC1 LA第2路数据N
FMC1_LA02_P	IO_L22P_T3U_N6_DBC_AD0P_45	AF24	FMC1 LA第2路数据P
FMC1_LA03_N	IO_L20N_T3L_N3_AD1N_45	AG25	FMC1 LA第3路数据N
FMC1_LA03_P	IO_L20P_T3L_N2_AD1P_45	AF25	FMC1 LA第3路数据P
FMC1_LA04_N	IO_L18N_T2U_N11_AD2N_45	AJ24	FMC1 LA第4路数据N
FMC1_LA04_P	IO_L18P_T2U_N10_AD2P_45	AH24	FMC1 LA第4路数据P
FMC1_LA05_N	IO_L16N_T2U_N7_QBC_AD3N_45	AL25	FMC1 LA第5路数据N
FMC1_LA05_P	IO_L16P_T2U_N6_QBC_AD3P_45	AL24	FMC1 LA第5路数据P
FMC1_LA06_N	IO_L17N_T2U_N9_AD10N_45	AJ26	FMC1 LA第6路数据N
FMC1_LA06_P	IO_L17P_T2U_N8_AD10P_45	AH26	FMC1 LA第6路数据P
FMC1_LA07_N	IO_L6N_T0U_N11_AD6N_45	AV27	FMC1 LA第7路数据N

FMC1_LA07_P	IO_L6P_T0U_N10_AD6P_45	AV26	FMC1 LA第7路数据P
FMC1_LA08_N	IO_L2N_T0L_N3_45	AW26	FMC1 LA第8路数据N
FMC1_LA08_P	IO_L2N_T0L_N3_45	AW25	FMC1 LA第8路数据P
FMC1_LA09_N	IO_L1N_T0L_N1_DBC_45	AW28	FMC1 LA第9路数据N
FMC1_LA09_P	IO_L1P_T0L_N0_DBC_45	AV28	FMC1 LA第9路数据P
FMC1_LA10_N	IO_L8N_T1L_N3_AD5N_45	AM25	FMC1 LA第10路数据N
FMC1_LA10_P	IO_L8P_T1L_N2_AD5P_45	AM24	FMC1 LA第10路数据P
FMC1_LA11_N	IO_L5N_T0U_N9_AD14N_45	AT28	FMC1 LA第11路数据N
FMC1_LA11_P	IO_L5P_T0U_N8_AD14P_45	AR28	FMC1 LA第11路数据P
FMC1_LA12_N	IO_L3N_T0L_N5_AD15N_45	AU27	FMC1 LA第12路数据N
FMC1_LA12_P	IO_L3P_T0L_N4_AD15P_45	AT27	FMC1 LA第12路数据P
FMC1_LA13_N	IO_L10N_T1U_N7_QBC_AD4N_45	AR25	FMC1 LA第13路数据N
FMC1_LA13_P	IO_L10P_T1U_N6_QBC_AD4P_45	AP25	FMC1 LA第13路数据P
FMC1_LA14_N	IO_L4N_T0U_N7_DBC_AD7N_45	AU26	FMC1 LA第14路数据N
FMC1_LA14_P	IO_L4P_T0U_N6_DBC_AD7P_45	AU25	FMC1 LA第14路数据P
FMC1_LA15_N	IO_L7N_T1L_N1_QBC_AD13N_45	AR27	FMC1 LA第15路数据N
FMC1_LA15_P	IO_L7P_T1L_N0_QBC_AD13P_45	AR26	FMC1 LA第15路数据P
FMC1_LA16_N	IO_L9N_T1L_N5_AD12N_45	AP28	FMC1 LA第16路数据N
FMC1_LA16_P	IO_L9P_T1L_N4_AD12P_45	AN28	FMC1 LA第16路数据P
FMC1_LA17_CC_N	IO_L13N_T2L_N1_GC_QBC_25	AR36	FMC1 LA第17路数据(时钟)N
FMC1_LA17_CC_P	IO_L13P_T2L_N0_GC_QBC_25	AP36	FMC1 LA第17路数据(时钟)P
FMC1_LA18_CC_N	IO_L12N_T1U_N11_GC_25	AT38	FMC1 LA第18路数据(时钟)N
FMC1_LA18_CC_P	IO_L12P_T1U_N10_GC_25	AR38	FMC1 LA第18路数据(时钟)P
FMC1_LA19_N	IO_L3N_T0L_N5_AD15N_25	AU34	FMC1 LA第19路数据N
FMC1_LA19_P	IO_L3P_T0L_N4_AD15P_25	AT34	FMC1 LA第19路数据P
FMC1_LA20_N	IO_L5N_T0U_N9_AD14N_25	AT33	FMC1 LA第20路数据N
FMC1_LA20_P	IO_L5P_T0U_N8_AD14P_25	AR33	FMC1 LA第20路数据P
FMC1_LA21_N	IO_L6N_T0U_N11_AD6N_25	AU35	FMC1 LA第21路数据N
FMC1_LA21_P	IO_L6P_T0U_N10_AD6P_25	AT35	FMC1 LA第21路数据P
FMC1_LA22_N	IO_L1N_T0L_N1_DBC_25	AW34	FMC1 LA第22路数据N
FMC1_LA22_P	IO_L1P_T0L_N0_DBC_25	AW33	FMC1 LA第22路数据P
FMC1_LA23_N	IO_L2N_T0L_N3_25	AV34	FMC1 LA第23路数据N
FMC1_LA23_P	IO_L2P_T0L_N2_25	AV33	FMC1 LA第23路数据P
FMC1_LA24_N	IO_L14N_T2L_N3_GC_25	AN37	FMC1 LA第24路数据N

FMC1_LA24_P	IO_L14P_T2L_N2_GC_25	AN36	FMC1 LA第24路数据P
FMC1_LA25_N	IO_L17N_T2U_N9_AD10N_25	AM35	FMC1 LA第25路数据N
FMC1_LA25_P	IO_L17P_T2U_N8_AD10P_25	AM34	FMC1 LA第25路数据P
FMC1_LA26_N	IO_L15N_T2L_N5_AD11N_25	AP34	FMC1 LA第25路数据N
FMC1_LA26_P	IO_L15P_T2L_N4_AD11P_25	AN34	FMC1 LA第26路数据P
FMC1_LA27_N	IO_L4N_T0U_N7_DBC_AD7N_25	AW36	FMC1 LA第27路数据N
FMC1_LA27_P	IO_L4P_T0U_N6_DBC_AD7P_25	AW35	FMC1 LA第27路数据P
FMC1_LA28_N	IO_L20N_T3L_N3_AD1N_25	AL38	FMC1 LA第28路数据N
FMC1_LA28_P	IO_L20P_T3L_N2_AD1P_25	AL37	FMC1 LA第28路数据P
FMC1_LA29_N	IO_L19N_T3L_N1_DBC_AD9N_25	AM37	FMC1 LA第29路数据N
FMC1_LA29_P	IO_L19P_T3L_N0_DBC_AD9P_25	AM36	FMC1 LA第29路数据P
FMC1_LA30_N	IO_L7N_T1L_N1_QBC_AD13N_25	AV36	FMC1 LA第30路数据N
FMC1_LA30_P	IO_L7P_T1L_N0_QBC_AD13P_25	AU36	FMC1 LA第30路数据P
FMC1_LA31_N	IO_L21N_T3L_N5_AD8N_25	AL35	FMC1 LA第31路数据N
FMC1_LA31_P	IO_L21P_T3L_N4_AD8P_25	AL34	FMC1 LA第31路数据P
FMC1_LA32_N	IO_L8N_T1L_N3_AD5N_25	AV39	FMC1 LA第32路数据N
FMC1_LA32_P	IO_L8P_T1L_N2_AD5P_25	AV38	FMC1 LA第32路数据P
FMC1_LA33_N	IO_L9N_T1L_N5_AD12N_25	AV37	FMC1 LA第33路数据N
FMC1_LA33_P	IO_L9P_T1L_N4_AD12P_25	AU37	FMC1 LA第33路数据P

第2路 FMC HPC 连接器引脚分配如下：

信号名称	FPGA 引脚名	引脚号	备注
FMC2_CLK0_C2M_N	IO_L11N_T1U_N9_GC_48	J28	FMC2参考第0路输出时钟 N
FMC2_CLK0_C2M_P	IO_L11P_T1U_N8_GC_48	K28	FMC2参考第0路输出时钟 P
FMC2_CLK0_M2C_N	IO_L13N_T2L_N1_GC_QBC_46	E38	FMC2参考第0路输入时钟 N
FMC2_CLK0_M2C_P	O_L13P_T2L_N0_GC_QBC_46	F38	FMC2参考第0路输入时钟 P
FMC2_CLK1_C2M_N	IO_L14N_T2L_N3_GC_46	D38	FMC2参考第1路输出时钟 N
FMC2_CLK1_C2M_P	IO_L14P_T2L_N2_GC_46	E37	FMC2参考第1路输出时钟 P
FMC2_CLK1_M2C_N	IO_L12N_T1U_N11_GC_48	K27	FMC2参考第1路输入时钟 N
FMC2_CLK1_M2C_P	IO_L12P_T1U_N10_GC_48	K26	FMC2参考第1路输入时钟 P
FMC2_DP0_C2M_N	MGTHTXN1_128	T37	FMC2收发器数据 0 输出 N
FMC2_DP0_C2M_P	MGTHTXP1_128	T36	FMC2收发器数据 0 输出 P
FMC2_DP0_M2C_N	MGTHRXN1_128	R39	FMC2收发器数据 0 输入 N
FMC2_DP0_M2C_P	MGTHRXP1_128	R38	FMC2收发器数据 0 输入 P
FMC2_DP1_C2M_N	MGTHTXN0_128	U35	FMC2收发器数据 1 输出 N

FMC2_DP1_C2M_P	MGTHTXP0_128	U34	FMC2收发器数据 1输出 P
FMC2_DP1_M2C_N	MGTHRXN0_128	U39	FMC2收发器数据 1 输入 N
FMC2_DP1_M2C_P	MGTHRXP0_128	U38	FMC2收发器数据 1 输入P
FMC2_DP2_C2M_N	MGTHTXN2_128	R35	FMC2收发器数据2输出 N
FMC2_DP2_C2M_P	MGTHTXP2_128	R34	FMC2收发器数据 2 输出 P
FMC2_DP2_M2C_N	MGTHRXN2_128	P37	FMC2收发器数据 2 输入 N
FMC2_DP2_M2C_P	MGTHRXP2_128	P36	FMC2收发器数据2 输入P
FMC2_DP3_C2M_N	MGTHTXN3_128	N35	FMC2收发器数据 3 输出 N
FMC2_DP3_C2M_P	MGTHTXP3_128	N34	FMC2收发器数据 3 输出 P
FMC2_DP3_M2C_N	MGTHRXN3_128	N39	FMC2收发器数据 3 输入 N
FMC2_DP3_M2C_P	MGTHRXP3_128	N38	FMC2收发器数据 3 输入P
FMC2_DP4_C2M_N	MGTHTXN0_228	AB5	FMC2收发器数据 4输出 N
FMC2_DP4_C2M_P	MGTHTXP0_228	AB6	FMC2收发器数据 4 输出 P
FMC2_DP4_M2C_N	MGTHRXN0_228	AB1	FMC2收发器数据 4 输入 N
FMC2_DP4_M2C_P	MGTHRXP0_228	AB2	FMC2收发器数据4 输入P
FMC2_DP5_C2M_N	MGTHTXN3_228	V5	FMC2收发器数据 5 输出 N
FMC2_DP5_C2M_P	IMGTHTXP3_228	V6	FMC2收发器数据 5 输出 P
FMC2_DP5_M2C_N	MGTHRXN3_228	V1	FMC2收发器数据 5 输入 N
FMC2_DP5_M2C_P	MGTHRXP3_228	V2	FMC2收发器数据 5 输入P
FMC2_DP6_C2M_N	MGTHTXN1_228	AA3	FMC2收发器数据 6 输出 N
FMC2_DP6_C2M_P	MGTHTXP1_228	AA4	FMC2收发器数据 6 输出 P
FMC2_DP6_M2C_N	MGTHRXN1_228	Y1	FMC2收发器数据 6 输入 N
FMC2_DP6_M2C_P	MGTHRXP1_228	Y2	FMC2收发器数据6 输入P
FMC2_DP7_C2M_N	MGTHTXN2_228	Y5	FMC2收发器数据 7 输出 N
FMC2_DP7_C2M_P	MGTHTXP2_228	Y6	FMC2收发器数据 7 输出 P
FMC2_DP7_M2C_N	MGTHRXN2_228	W3	FMC2收发器数据 7 输入 N
FMC2_DP7_M2C_P	MGTHRXP2_228	W4	FMC2收发器数据 7 输入P
FMC2_GBTCLK0_M2C_N	MGTREFCLK1N_228	W7	FMC2收发器参考时钟1输入P
FMC2_GBTCLK0_M2C_P	MGTREFCLK1P_228	W8	FMC2收发器参考时钟1输入N
FMC2_GBTCLK1_M2C_N	MGTREFCLK0P_228	AA7	FMC2收发器参考时钟1输入P
FMC2_GBTCLK1_M2C_P	MGTREFCLK0P_228	AA8	FMC2收发器参考时钟1输入N
FMC2_HA00_CC_N	IO_L14N_T2L_N3_GC_47	E32	FMC2 HA 第0 路数据(时钟)N
FMC2_HA00_CC_P	IO_L14P_T2L_N2_GC_47	F32	FMC2 HA 第0 路数据(时钟)P
FMC2_HA01_CC_N	IO_L12N_T1U_N11_GC_47	G32	FMC2 HA 第1 路数据(时钟)N
FMC2_HA01_CC_P	IO_L12P_T1U_N10_GC_47	H32	FMC2 HA 第1路数据(时钟)P

FMC2_HA02_N	IO_L2N_T0L_N3_47	P30	FMC2 HA 第2 路数据N
FMC2_HA02_P	IO_L2P_T0L_N2_47	R30	FMC2 HA 第2 路数据P
FMC2_HA03_N	IO_L4N_T0U_N7_DBC_AD7N_47	N29	FMC2 HA 第2 路数据N
FMC2_HA03_P	IO_L4P_T0U_N6_DBC_AD7P_47	P29	FMC2 HA 第2 路数据P
FMC2_HA04_N	IO_L10N_T1U_N7_QBC_AD4N_47	K32	FMC2 HA 第4 路数据N
FMC2_HA04_P	IO_L10P_T1U_N6_QBC_AD4P_47	K31	FMC2 HA 第4路数据P
FMC2_HA05_N	IO_L17N_T2U_N9_AD10N_D15_65	L33	FMC2 HA 第5路数据N
FMC2_HA05_P	IO_L3P_T0L_N4_AD15P_47	L32	FMC2 HA 第5 路数据P
FMC2_HA06_N	IO_L7N_T1L_N1_QBC_AD13N_47_	J31	FMC2 HA 第6 路数据N
FMC2_HA06_P	IO_L7P_T1L_N0_QBC_AD13P_4	J30	FMC2 HA 第6 路数据P
FMC2_HA07_N	IO_L1N_T0L_N1_DBC_47	M32	FMC2 HA 第7 路数据N
FMC2_HA07_P	IO_L1N_T0L_N1_DBC_47	M31	FMC2 HA 第7 路数据P
FMC2_HA08_N	IO_L9N_T1L_N5_AD12N_47_	H29	FMC2 HA 第8路数据N
FMC2_HA08_P	IO_L9P_T1L_N4_AD12P_47	J29	FMC2 HA 第8路数据P
FMC2_HA09_N	IO_L8N_T1L_N3_AD5N_47	H33	FMC2 HA 第9 路数据N
FMC2_HA09_P	IO_L8P_T1L_N2_AD5P_47	J33	FMC2 HA 第9 路数据P
FMC2_HA10_N	IO_L18N_T2U_N11_AD2N_47	D30	FMC2 HA 第10 路数据N
FMC2_HA10_P	IO_L18P_T2U_N10_AD2P_47	E30	FMC2 HA 第10 路数据P
FMC2_HA11_N	IO_L11N_T1U_N9_GC_47	G31	FMC2 HA 第11 路数据N
FMC2_HA11_P	IO_L11P_T1U_N8_GC_47	H31	FMC2 HA 第11 路数据P
FMC2_HA12_N	IO_L16N_T2U_N7_QBC_AD3N_47	D31	FMC2 HA 第12 路数据N
FMC2_HA12_P	IO_L16P_T2U_N6_QBC_AD3P_47	E31	FMC2 HA 第12 路数据P
FMC2_HA13_N	IO_L15N_T2L_N5_AD11N_47	F30	FMC2 HA 第13 路数据N
FMC2_HA13_P	IO_L15P_T2L_N4_AD11P_47	G30	FMC2 HA 第13路数据P
FMC2_HA14_N	IO_L24N_T3U_N11_47	B31	FMC2 HA 第14 路数据N
FMC2_HA14_P	IO_L24P_T3U_N10_47	C31	FMC2 HA 第14路数据P
FMC2_HA15_N	IO_L22N_T3U_N7_DBC_AD0N_47	A32	FMC2 HA 第15 路数据N
FMC2_HA15_P	IO_L22P_T3U_N6_DBC_AD0P_47	B32	FMC2 HA 第15 路数据P
FMC2_HA16_N	IO_L20N_T3L_N3_AD1N_47	C33	FMC2 HA 第16 路数据N
FMC2_HA16_P	IO_L20P_T3L_N2_AD1P_47	C32	FMC2 HA 第16路数据P
FMC2_HA17_CC_N	IO_L13N_T2L_N1_GC_QBC_47	E33	FMC2 HA 第17 路数据(时钟)N
FMC2_HA17_CC_P	IO_L13P_T2L_N0_GC_QBC_47	F33	FMC2 HA 第17 路数据(时钟)P
FMC2_HA18_N	IO_L23N_T3U_N9_47	A29	FMC2 HA 第18 路数据N
FMC2_HA18_P	IO_L23P_T3U_N8_47	A28	FMC2 HA 第18 路数据P
FMC2_HA19_N	IO_L21N_T3L_N5_AD8N_47	C29	FMC2 HA 第19 路数据N
FMC2_HA19_P	IO_L21P_T3L_N4_AD8P_47	D29	FMC2 HA 第19路数据P

FMC2_HA20_N	IO_L19N_T3L_N1_DBC_AD9N_47	A30	FMC2 HA 第20路数据N
FMC2_HA20_P	IO_L19P_T3L_N0_DBC_AD9P_47	B30	FMC2 HA 第20 路数据P
FMC2_HA21_N	IO_L17N_T2U_N9_AD10N_47	F29	FMC2 HA 第21路数据N
FMC2_HA21_P	IO_L17P_T2U_N8_AD10P_47	G29	FMC2 HA 第21 路数据P
FMC2_HA22_N	IO_L6N_T0U_N11_AD6N_47	L30	FMC2 HA 第22路数据N
FMC2_HA22_P	IO_L6P_T0U_N10_AD6P_47	M30	FMC2 HA 第22 路数据P
FMC2_HA23_N	IO_L5N_T0U_N9_AD14N_47	L29	FMC2 HA 第23路数据N
FMC2_HA23_P	IO_L5P_T0U_N8_AD14P_47	M29	FMC2 HA 第23 路数据P
FMC2_HB00_CC_N	IO_T2U_N12_48	J25	FMC2 HB 第0路数据(时钟)N
FMC2_HB00_CC_P	IO_T3U_N12_48	A27	FMC2 HB 第0 路数据(时钟)P
FMC2_HB01_N	IO_L24N_T3U_N11_46	A34	FMC2 HB 第1路数据N
FMC2_HB01_P	IO_L24P_T3U_N10_46	B34	FMC2 HB 第1 路数据P
FMC2_HB02_N	IO_L18N_T2U_N11_AD2N_46	B37	FMC2 HB 第2路数据N
FMC2_HB02_P	IO_L18P_T2U_N10_AD2P_46	C37	FMC2 HB 第2 路数据P
FMC2_HB03_N	IO_L9N_T1L_N5_AD12N_46	G34	FMC2 HB 第3路数据N
FMC2_HB03_P	IO_L9P_T1L_N4_AD12P_46	H34	FMC2 HB 第3 路数据P
FMC2_HB04_N	IO_L23N_T3U_N9_46	C34	FMC2 HB 第4路数据N
FMC2_HB04_P	IO_L23P_T3U_N8_46	D34	FMC2 HB 第4 路数据P
FMC2_HB05_N	IO_L20N_T3L_N3_AD1N_46	B36	FMC2 HB 第5路数据N
FMC2_HB05_P	IO_L20P_T3L_N2_AD1P_46	C36	FMC2 HB 第5 路数据P
FMC2_HB06_CC_N	IO_L22N_T3U_N7_DBC_AD0N_48	D26	FMC2 HB 第6路数据N
FMC2_HB06_CC_P	IO_L22P_T3U_N6_DBC_AD0P_48	D25	FMC2 HB 第6 路数据P
FMC2_HB07_N	IO_L23N_T3U_N9_48	B27	FMC2 HB 第7路数据N
FMC2_HB07_P	IO_L23P_T3U_N8_48	B26	FMC2 HB 第7 路数据P
FMC2_HB08_N	IO_T2U_N12_47	D33	FMC2 HB 第8路数据N
FMC2_HB08_P	IO_T3U_N12_47	B29	FMC2 HB 第8 路数据P
FMC2_HB09_N	IO_T1U_N12_46	F34	FMC2 HB 第9路数据N
FMC2_HB09_P	IO_T3U_N12_46	A33	FMC2 HB 第9 路数据P
FMC2_HB10_N	IO_L20N_T3L_N3_AD1N_48	E26	FMC2 HB 第10路数据N
FMC2_HB10_P	IO_L20P_T3L_N2_AD1P_48	E25	FMC2 HB 第10 路数据P
FMC2_HB11_N	IO_L21N_T3L_N5_AD8N_48	C27	FMC2 HB 第11路数据N
FMC2_HB11_P	IO_L21P_T3L_N4_AD8P_48	C26	FMC2 HB 第11 路数据P
FMC2_HB12_N	IO_L24N_T3U_N11_48	A25	FMC2 HB 第12路数据N
FMC2_HB12_P	IO_L24P_T3U_N10_48	B25	FMC2 HB 第12路数据P
FMC2_LA00_CC_N	IO_L12N_T1U_N11_GC_46	F37	FMC2 LA 第0路数据(时钟)N
FMC2_LA00_CC_P	IO_L12P_T1U_N10_GC_46	G37	FMC2 LA 第0 路数据(时钟)P
FMC2_LA01_CC_N	IO_L11N_T1U_N9_GC_46	G36	FMC2 LA 第1路数据(时钟)N

FMC2_LA01_CC_P	IO_L11P_T1U_N8_GC_46	H36	FMC2 LA 第1路数据(时钟)P
FMC2_LA02_N	IO_L3N_T0L_N5_AD15N_46	K35	FMC2 LA 第2路数据N
FMC2_LA02_P	IO_L3P_T0L_N4_AD15P_46	L35	FMC2 LA 第2路数据P
FMC2_LA03_N	IO_L6N_T0U_N11_AD6N_46	K37	FMC2 LA 第3路数据N
FMC2_LA03_P	IO_L6P_T0U_N10_AD6P_46	L37	FMC2 LA 第3路数据P
FMC2_LA04_N	IO_L4N_T0U_N7_DBC_AD7N_46	K38	FMC2 LA 第4路数据N
FMC2_LA04_P	IO_L4P_T0U_N6_DBC_AD7P_46	L38	FMC2 LA 第4路数据P
FMC2_LA05_N	IO_L10N_T1U_N7_QBC_AD4N_46	H38	FMC2 LA 第5路数据N
FMC2_LA05_P	IO_L10P_T1U_N6_QBC_AD4P_46	H37	FMC2 LA 第5路数据P
FMC2_LA06_N	IO_L2N_T0L_N3_46	J39	FMC2 LA 第6路数据N
FMC2_LA06_P	IO_L2P_T0L_N2_46	J38	FMC2 LA 第6路数据P
FMC2_LA07_N	IO_L1N_T0L_N1_DBC_46	J36	FMC2 LA 第7路数据N
FMC2_LA07_P	IO_L1P_T0L_N0_DBC_46	K36	FMC2 LA 第7路数据P
FMC2_LA08_N	IO_L8N_T1L_N3_AD5N_46	G39	FMC2 LA 第8路数据N
FMC2_LA08_P	IO_L8P_T1L_N2_AD5P_46	H39	FMC2 LA 第8路数据P
FMC2_LA09_N	IO_L19N_T3L_N1_DBC_AD9N_46	D36	FMC2 LA 第9路数据N
FMC2_LA09_P	IO_L19P_T3L_N0_DBC_AD9P_46	E36	FMC2 LA 第9路数据P
FMC2_LA10_N	IO_L7N_T1L_N1_QBC_AD13N_46	F35	FMC2 LA 第10路数据N
FMC2_LA10_P	IO_L7P_T1L_N0_QBC_AD13P_46	G35	FMC2 LA 第10路数据P
FMC2_LA11_N	IO_L21N_T3L_N5_AD8N_46	D35	FMC2 LA 第11路数据N
FMC2_LA11_P	IO_L21P_T3L_N4_AD8P_46	E35	FMC2 LA 第11路数据P
FMC2_LA12_N	IO_L15N_T2L_N5_AD11N_46	C39	FMC2 LA 第12路数据N
FMC2_LA12_P	IO_L15P_T2L_N4_AD11P_46	D39	FMC2 LA 第12路数据P
FMC2_LA13_N	IO_L16N_T2U_N7_QBC_AD3N_46	B39	FMC2 LA 第13路数据N
FMC2_LA13_P	IO_L16P_T2U_N6_QBC_AD3P_46	C38	FMC2 LA 第13路数据P
FMC2_LA14_N	IO_L17N_T2U_N9_AD10N_46	A38	FMC2 LA 第14路数据N
FMC2_LA14_P	IO_L17P_T2U_N8_AD10P_46	A37	FMC2 LA 第14路数据P
FMC2_LA15_N	IO_L5N_T0U_N9_AD14N_46	J35	FMC2 LA 第15路数据N
FMC2_LA15_P	IO_L5P_T0U_N8_AD14P_46	J34	FMC2 LA 第15路数据P
FMC2_LA16_N	IO_L22N_T3U_N7_DBC_AD0N_46	A35	FMC2 LA 第16路数据N
FMC2_LA16_P	IO_L22P_T3U_N6_DBC_AD0P_46	B35	FMC2 LA 第16路数据P
FMC2_LA17_CC_N	IO_L14N_T2L_N3_GC_48	H26	FMC2 LA 第17路数(时钟)N
FMC2_LA17_CC_P	IO_L14P_T2L_N2_GC_48	J26	FMC2 LA 第17路数据(时钟)P
FMC2_LA18_CC_N	IO_L13N_T2L_N1_GC_QBC_48	H28	FMC2 LA 第18路数(时钟)N
FMC2_LA18_CC_P	IO_L13P_T2L_N0_GC_QBC_48	H27	FMC2 LA 第18路数据(时钟)P
FMC2_LA19_N	IO_L15N_T2L_N5_AD11N_48	E27	FMC2 LA 第19路数据N
FMC2_LA19_P	IO_L15P_T2L_N4_AD11P_48	F27	FMC2 LA 第19路数据P

FMC2_LA20_N	IO_L19N_T3L_N1_DBC_AD9N_48	C28	FMC2 LA 第20路数据N
FMC2_LA20_P	IO_L19P_T3L_N0_DBC_AD9P_48	D28	FMC2 LA 第20路数据P
FMC2_LA21_N	IO_L1N_T0L_N1_DBC_48	N28	FMC2 LA 第21路数据N
FMC2_LA21_P	IO_L1P_T0L_N0_DBC_48	P28	FMC2 LA 第21路数据P
FMC2_LA22_N	IO_L7N_T1L_N1_QBC_AD13N_48	M26	FMC2 LA 第22路数据N
FMC2_LA22_P	IO_L7P_T1L_N0_QBC_AD13P_48	M25	FMC2 LA 第22路数据P
FMC2_LA23_N	IO_L7P_T1L_N0_QBC_AD13P_48	E28	FMC2 LA 第23路数据N
FMC2_LA23_P	IO_L17P_T2U_N8_AD10P_48	F28	FMC2 LA 第23路数据P
FMC2_LA24_N	IO_L17P_T2U_N8_AD10P_48	R27	FMC2 LA 第24路数据N
FMC2_LA24_P	IO_L3P_T0L_N4_AD15P_48	R26	FMC2 LA 第24路数据P
FMC2_LA25_N	IO_L6N_T0U_N11_AD6N_48	N26	FMC2 LA 第25路数据N
FMC2_LA25_P	IO_L6P_T0U_N10_AD6P_48	P26	FMC2 LA 第25路数据P
FMC2_LA26_N	IO_L9N_T1L_N5_AD12N_48	L27	FMC2 LA 第26路数据N
FMC2_LA26_P	IO_L9P_T1L_N4_AD12P_48	M27	FMC2 LA 第26路数据P
FMC2_LA27_N	IO_L18N_T2U_N11_AD2N_48	G27	FMC2 LA 第27路数据N
FMC2_LA27_P	IO_L18P_T2U_N10_AD2P_48	G26	FMC2 LA 第27路数据P
FMC2_LA28_N	IO_L16N_T2U_N7_QBC_AD3N_48	F25	FMC2 LA 第28路数据N
FMC2_LA28_P	IO_L16P_T2U_N6_QBC_AD3P_48	G25	FMC2 LA 第28路数据P
FMC2_LA29_N	IO_L5N_T0U_N9_AD14N_48	R28	FMC2 LA 第29路数据N
FMC2_LA29_P	IO_L5N_T0U_N9_AD14N_48	T28	FMC2 LA 第29路数据P
FMC2_LA30_N	IO_L8N_T1L_N3_AD5N_48	M24	FMC2 LA 第30路数据N
FMC2_LA30_P	IO_L8P_T1L_N2_AD5P_48	N24	FMC2 LA 第30路数据P
FMC2_LA31_N	IO_L10N_T1U_N7_QBC_AD4N_48	K25	FMC2 LA 第31路数据N
FMC2_LA31_P	IO_L10N_T1U_N7_QBC_AD4N_48	L25	FMC2 LA 第31路数据P
FMC2_LA32_N	IO_L2N_T0L_N3_48	R25	FMC2 LA 第32路数据N
FMC2_LA32_P	IO_L2P_T0L_N2_48	T25	FMC2 LA 第32路数据P
FMC2_LA33_N	IO_L4N_T0U_N7_DBC_AD7N_48	P25	FMC2 LA 第33路数据N
FMC2_LA33_P	IO_L4P_T0U_N6_DBC_AD7P_48	P24	FMC2 LA 第33路数据P

第3路 FMC HPC 连接器引脚分配如下：

信号名	FPGA 引脚名	引脚号	备注
FMC3_CLK0_C2M_N	IO_L11N_T1U_N9_GC_66	G15	FMC 3第 0 路输出参考时钟N
FMC3_CLK0_C2M_P	IO_L11P_T1U_N8_GC_66	G16	FMC3 第 0 路输出参考时钟P
FMC3_CLK0_M2C_N	IO_L13N_T2L_N1_GC_QBC_67	G19	FMC 3第 0 路输入参考时钟N
FMC3_CLK0_M2C_P	IO_L13P_T2L_N0_GC_QBC_67	H19	FMC3 第 0 路输入参考时钟P
FMC3_CLK1_C2M_N	IO_L14N_T2L_N3_GC_67	H17	FMC 3第 1路输出参考时钟N
FMC3_CLK1_C2M_P	IO_L14P_T2L_N2_GC_67	H18	FMC3 第1路输出参考时钟P

FMC3_CLK1_M2C_N	IO_L13N_T2L_N1_GC_QBC_66	E15	FMC 3第 1 路输入参考时钟N
FMC3_CLK1_M2C_P	IO_L13P_T2L_N0_GC_QBC_66	F15	FMC3 第 1 路输入参考时钟P
FMC3_DP0_C2M_N	MGHTTXN1_232	C7	FMC3收发器数据0输出N
FMC3_DP0_C2M_P	MGHTTXP1_232	C8	FMC3收发器数据0输出P
FMC3_DP0_M2C_N	MGTHRXN1_232	C3	FMC3收发器数据0输入N
FMC3_DP0_M2C_P	MGTHRXP1_232	C4	FMC3收发器数据0输入P
FMC3_DP1_C2M_N	MGHTTXN3_232	A7	FMC3收发器数据1输出N
FMC3_DP1_C2M_P	MGHTTXP3_232	A8	FMC3收发器数据1输出P
FMC3_DP1_M2C_N	MGTHRXN3_232	A3	FMC3收发器数据1输入N
FMC3_DP1_M2C_P	MGTHRXP3_232	A4	FMC3收发器数据1输入P
FMC3_DP2_C2M_N	MGHTTXN2_232	B5	FMC3收发器数据2输出N
FMC3_DP2_C2M_P	MGHTTXP2_232	B6	FMC3收发器数据2输出N
FMC3_DP2_M2C_N	MGTHRXN2_232	B1	FMC3收发器数据2输入N
FMC3_DP2_M2C_P	MGTHRXP2_232	B2	FMC3收发器数据2输入P
FMC3_DP3_C2M_N	MGHTTXN0_232	D5	FMC3收发器数据3输出N
FMC3_DP3_C2M_P	MGHTTXP0_232	D6	FMC3收发器数据3输出P
FMC3_DP3_M2C_N	MGTHRXN0_232	D1	FMC3收发器数据3输入N
FMC3_DP3_M2C_P	MGTHRXP0_232	D2	FMC3收发器数据3输入P
FMC3_DP4_C2M_N	MGHTTXN2_231	F5	FMC3收发器数据4输出N
FMC3_DP4_C2M_P	MGHTTXP2_231	F6	FMC3收发器数据4输出P
FMC3_DP4_M2C_N	MGTHRXN2_231	F1	FMC3收发器数据4输入N
FMC3_DP4_M2C_P	MGTHRXP2_231	F2	FMC3收发器数据4输入P
FMC3_DP5_C2M_N	MGHTTXN0_231	H5	FMC3收发器数据5输出N
FMC3_DP5_C2M_P	MGHTTXP0_231	H6	FMC3收发器数据5输出P
FMC3_DP5_M2C_N	MGTHRXN0_231	H1	FMC3收发器数据5输入N
FMC3_DP5_M2C_P	MGTHRXP0_231	H2	FMC3收发器数据5输入P
FMC3_DP6_C2M_N	MGHTTXN1_231	G7	FMC3收发器数据6输出N
FMC3_DP6_C2M_P	MGHTTXP1_231	G8	FMC3收发器数据6输出P
FMC3_DP6_M2C_N	MGTHRXN1_231	G3	FMC3收发器数据6输入N
FMC3_DP6_M2C_P	MGTHRXP1_231	G4	FMC3收发器数据6输入P
FMC3_DP7_C2M_N	MGHTTXN3_231	E7	FMC3收发器数据7输出N
FMC3_DP7_C2M_P	MGHTTXP3_231	E8	FMC3收发器数据7输出 P
FMC3_DP7_M2C_N	MGTHRXN3_231	E3	FMC3收发器数据7输入N

FMC3_DP7_C2M_N	MGTHRXP3_231	E4	FMC3收发器数据7输入P
FMC3_GBTCLK0_M2C_C_N	MGTREFCLK1N_231	H9	FMC3收发器参考时钟0输入N
FMC3_GBTCLK0_M2C_C_P	MGTREFCLK1P_231	H10	FMC3收发器参考时钟0输入P
FMC3_GBTCLK1_M2C_C_N	MGTREFCLK0N_231	K9	FMC3收发器参考时钟1输入N
FMC3_GBTCLK1_M2C_C_P	MGTREFCLK0P_231	K10	FMC3收发器参考时钟1输入P
FMC3_HA00_CC_N	IO_L13N_T2L_N1_GC_QBC_68	H22	FMC3 HA 第0 路数据(时钟)N
FMC3_HA00_CC_P	IO_L13P_T2L_N0_GC_QBC_68	H21	FMC3 HA 第0 路数据(时钟)P
FMC3_HA01_CC_N	IO_L12N_T1U_N11_GC_68	J24	FMC3 HA 第1路数据(时钟)N
FMC3_HA01_CC_P	IO_L12P_T1U_N10_GC_68	J23	FMC3 HA 第1 路数据(时钟)P
FMC3_HA02_N	IO_L22N_T3U_N7_DBC_AD0N_68	B22	FMC3 HA 第2路数据N
FMC3_HA02_P	IO_L22P_T3U_N6_DBC_AD0P_68	C22	FMC3 HA 第2路数据P
FMC3_HA03_N	IO_L24N_T3U_N11_68	C21	FMC3 HA 第3路数据N
FMC3_HA03_P	IO_L24P_T3U_N10_68	D21	FMC3 HA 第3路数据P
FMC3_HA04_N	IO_L15N_T2L_N5_AD11N_68	G22	FMC3 HA 第4路数据N
FMC3_HA04_P	IO_L15P_T2L_N4_AD11P_68	G21	FMC3 HA 第4 路数据P
FMC3_HA05_N	IO_L9N_T1L_N5_AD12N_68	K20	FMC3 HA 第5路数据N
FMC3_HA05_P	IO_L9P_T1L_N4_AD12P_68	L20	FMC3 HA 第5路数据P
FMC3_HA06_N	IO_L2N_T0L_N3_68	N23	FMC3 HA 第6路数据N
FMC3_HA06_P	IO_L2P_T0L_N2_68	P23	FMC3 HA 第6 路数据P
FMC3_HA07_N	IO_L1N_T0L_N1_DBC_68	R23	FMC3 HA 第7路数据N
FMC3_HA07_P	IO_L1P_T0L_N0_DBC_68	T23	FMC3 HA 第7路数据P
FMC3_HA08_N	IO_L16N_T2U_N7_QBC_AD3N_68	F24	FMC3 HA 第8路数据N
FMC3_HA08_P	IO_L16P_T2U_N6_QBC_AD3P_68	G24	FMC3 HA 第8路数据P
FMC3_HA09_N	IO_L3N_T0L_N5_AD15N_68	R22	FMC3 HA 第9路数据N
FMC3_HA09_P	IO_L3P_T0L_N4_AD15P_68	T22	FMC3 HA 第9路数据P
FMC3_HA10_N	IO_L21N_T3L_N5_AD8N_68	A24	FMC3 HA 第10路数据N
FMC3_HA10_P	IO_L21P_T3L_N4_AD8P_68	B24	FMC3 HA 第10 路数据P
FMC3_HA11_N	IO_L19N_T3L_N1_DBC_AD9N_68	C24	FMC3 HA 第11路数据N
FMC3_HA11_P	IO_L19P_T3L_N0_DBC_AD9P_68	D24	FMC3 HA 第11路数据P
FMC3_HA12_N	IO_L8N_T1L_N3_AD5N_68	L24	FMC3 HA 第12路数据N
FMC3_HA12_P	IO_L8P_T1L_N2_AD5P_68	L23	FMC3 HA 第12 路数据P
FMC3_HA13_N	IO_L18N_T2U_N11_AD2N_68	E23	FMC3 HA 第13路数据N
FMC3_HA13_P	IO_L18P_T2U_N10_AD2P_68	F23	FMC3 HA 第13 路数据P

FMC3_HA14_N	IO_L20N_T3L_N3_AD1N_68	C23	FMC3 HA 第14路数据N
FMC3_HA14_P	IO_L20P_T3L_N2_AD1P_68	D23	FMC3 HA 第14路数据P
FMC3_HA15_N	IO_L7N_T1L_N1_QBC_AD13N_68	J21	FMC3 HA 第15路数据N
FMC3_HA15_P	IO_L7P_T1L_N0_QBC_AD13P_68	K21	FMC3 HA 第15路数据P
FMC3_HA16_N	IO_L11N_T1U_N9_GC_68	K23	FMC3 HA 第15路数据N
FMC3_HA16_P	IO_L11P_T1U_N8_GC_68	K22	FMC3 HA 第15路数据P
FMC3_HA17_CC_N	IO_L14N_T2L_N3_GC_68	H24	FMC3 HA 第15路数据(时钟)N
FMC3_HA17_CC_P	IO_L14P_T2L_N2_GC_68	H23	FMC3 HA 第15路数据(时钟)P
FMC3_HA18_N	IO_L4N_T0U_N7_DBC_AD7N_68	N22	FMC3 HA 第18路数据N
FMC3_HA18_P	IO_L4P_T0U_N6_DBC_AD7P_68	N21	FMC3 HA 第18路数据P
FMC3_HA19_N	IO_L23N_T3U_N9_68	A22	FMC3 HA 第19路数据N
FMC3_HA19_P	IO_L23P_T3U_N8_68	B21	FMC3 HA 第19路数据P
FMC3_HA20_N	IO_L10N_T1U_N7_QBC_AD4N_68	M21	FMC3 HA 第20路数据N
FMC3_HA20_P	IO_L10P_T1U_N6_QBC_AD4P_68	M20	FMC3 HA 第20路数据P
FMC3_HA21_N	IO_L17N_T2U_N9_AD10N_68	E22	FMC3 HA 第21路数据N
FMC3_HA21_P	IO_L17P_T2U_N8_AD10P_68	E21	FMC3 HA 第21路数据P
FMC3_HA22_N	IO_L6N_T0U_N11_AD6N_68	P20	FMC3 HA 第22路数据N
FMC3_HA22_P	IO_L6P_T0U_N10_AD6P_68	R20	FMC3 HA 第22路数据P
FMC3_HA23_N	IO_L5N_T0U_N9_AD14N_68	P21	FMC3 HA 第23路数据N
FMC3_HA23_P	IO_L5P_T0U_N8_AD14P_68	R21	FMC3 HA 第23路数据P
FMC3_HB00_CC_N	IO_T2U_N12_67	G17	FMC3 HB 第0路数据(时钟)N
FMC3_HB00_CC_P	IO_T3U_N12_67	D20	FMC3 HB 第0路数据(时钟)P
FMC3_HB01_N	IO_T2U_N12_68	F22	FMC3 HB 第1路数据N
FMC3_HB01_P	IO_T3U_N12_68	A23	FMC3 HB 第1路数据P
FMC3_HB02_N	IO_L21N_T3L_N5_AD8N_67	A19	FMC3 HB 第2路数据N
FMC3_HB02_P	IO_L21P_T3L_N4_AD8P_67	B19	FMC3 HB 第2路数据P
FMC3_HB03_N	IO_L23N_T3U_N9_67	A20	FMC3 HB 第3路数据N
FMC3_HB03_P	IO_L23P_T3U_N8_67	B20	FMC3 HB 第3路数据P
FMC3_HB04_N	IO_L22N_T3U_N7_DBC_AD0N_67	B17	FMC3 HB 第4路数据N
FMC3_HB04_P	IO_L22P_T3U_N6_DBC_AD0P_67	C17	FMC3 HB 第4路数据P
FMC3_HB05_N	IO_L24N_T3U_N11_67	A17	FMC3 HB 第5路数据N
FMC3_HB05_P	IO_L24P_T3U_N10_67	A18	FMC3 HB 第5路数据P
FMC3_HB06_CC_N	IO_L23N_T3U_N9_66	B15	FMC3 HB 第6路数据(时钟)N

FMC3_HB06_CC_P	IO_L23P_T3U_N8_66	B16	FMC3 HB第6路数据(时钟)P
FMC3_HB07_N	IO_L20N_T3L_N3_AD1N_67	C18	FMC3 HB 第7路数据N
FMC3_HB07_P	IO_L20P_T3L_N2_AD1P_67	D18	FMC3 HB 第7路数据P
FMC3_HB08_N	IO_L24N_T3U_N11_66	B14	FMC3 HB 第8路数据N
FMC3_HB08_P	IO_L24P_T3U_N10_66	C14	FMC3 HB 第8路数据P
FMC3_HB09_N	IO_L21N_T3L_N5_AD8N_66	A14	FMC3 HB 第9路数据N
FMC3_HB09_P	IO_L21P_T3L_N4_AD8P_66	A15	FMC3 HB 第9路数据P
FMC3_HB10_N	IO_L22N_T3U_N7_DBC_AD0N_66	B12	FMC3 HB 第10路数据N
FMC3_HB10_P	IO_L22P_T3U_N6_DBC_AD0P_66	C12	FMC3 HB 第10路数据P
FMC3_HB11_N	IO_L19N_T3L_N1_DBC_AD9N_66	A12	FMC3 HB 第11路数据N
FMC3_HB11_P	IO_L19P_T3L_N0_DBC_AD9P_66	A13	FMC3 HB 第11路数据P
FMC3_HB12_N	IO_T2U_N12_66	G12	FMC3 HB 第12路数据N
FMC3_HB12_P	IO_T3U_N12_66	C16	FMC3 HB 第12路数据P
FMC3_LA00_CC_N	IO_L12N_T1U_N11_GC_67	J18	FMC3 LA 第0路数据(时钟)N
FMC3_LA00_CC_P	IO_L12P_T1U_N10_GC_67	K18	FMC3 LA 第0路数据(时钟)P
FMC3_LA01_CC_N	IO_L11N_T1U_N9_GC_67	J19	FMC3 LA 第1路数据(时钟)N
FMC3_LA01_CC_P	IO_L11P_T1U_N8_GC_67	J20	FMC3 LA 第1路数据(时钟)P
FMC3_LA02_N	IO_L15N_T2L_N5_AD11N_67	F19	FMC3 LA 第2路数据N
FMC3_LA02_P	IO_L15P_T2L_N4_AD11P_67	G20	FMC3 LA 第2路数据P
FMC3_LA03_N	IO_L1N_T0L_N1_DBC_67	P18	FMC3 LA 第3路数据N
FMC3_LA03_P	IO_L1P_T0L_N0_DBC_67	P19	FMC3 LA 第3路数据P
FMC3_LA04_N	IO_L17N_T2U_N9_AD10N_67	E20	FMC3 LA 第4路数据N
FMC3_LA04_P	IO_L17P_T2U_N8_AD10P_67	F20	FMC3 LA 第4路数据P
FMC3_LA05_N	IO_L18N_T2U_N11_AD2N_67	E18	FMC3 LA 第5路数据N
FMC3_LA05_P	IO_L18P_T2U_N10_AD2P_67	F18	FMC3 LA 第5路数据P
FMC3_LA06_N	IO_L9N_T1L_N5_AD12N_67	L18	FMC3 LA 第6路数据N
FMC3_LA06_P	IO_L9P_T1L_N4_AD12P_67	L19	FMC3 LA 第6路数据P
FMC3_LA07_N	IO_L16N_T2U_N7_QBC_AD3N_67	E17	FMC3 LA 第7路数据N
FMC3_LA07_P	IO_L16P_T2U_N6_QBC_AD3P_67	F17	FMC3 LA 第7路数据P
FMC3_LA08_N	IO_L19N_T3L_N1_DBC_AD9N_67	C19	FMC3 LA 第8路数据N
FMC3_LA08_P	IO_L19P_T3L_N0_DBC_AD9P_67	D19	FMC3 LA 第8路数据P
FMC3_LA09_N	IO_L7N_T1L_N1_QBC_AD13N_67	K17	FMC3 LA 第9路数据N
FMC3_LA09_P	IO_L7P_T1L_N0_QBC_AD13P_67	L17	FMC3 LA 第9路数据P
FMC3_LA10_N	IO_L10N_T1U_N7_QBC_AD4N_67	J16	FMC3 LA 第10路数据N

FMC3_LA10_P	IO_L10P_T1U_N6_QBC_AD4P_67	K16	FMC3 LA 第10路数据P
FMC3_LA11_N	IO_L3N_T0L_N5_AD15N_67	N16	FMC3 LA 第11路数据N
FMC3_LA11_P	IO_L3P_T0L_N4_AD15P_67	N17	FMC3 LA 第11路数据P
FMC3_LA12_N	IO_L8N_T1L_N3_AD5N_67	M16	FMC3 LA 第12路数据N
FMC3_LA12_P	IO_L8P_T1L_N2_AD5P_67	M17	FMC3 LA 第12路数据P
FMC3_LA13_N	IO_L5N_T0U_N9_AD14N_67	N18	FMC3 LA 第13路数据N
FMC3_LA13_P	IO_L5P_T0U_N8_AD14P_67	N19	FMC3 LA 第13路数据P
FMC3_LA14_N	IO_L2N_T0L_N3_67	P16	FMC3 LA 第14路数据N
FMC3_LA14_P	IO_L2P_T0L_N2_67	R16	FMC3 LA 第14路数据P
FMC3_LA15_N	IO_L4N_T0U_N7_DBC_AD7N_67	T17	FMC3 LA 第15路数据N
FMC3_LA15_P	IO_L4P_T0U_N6_DBC_AD7P_67	T18	FMC3 LA 第15路数据P
FMC3_LA16_N	IO_L6N_T0U_N11_AD6N_67	R17	FMC3 LA 第14路数据N
FMC3_LA16_P	IO_L6P_T0U_N10_AD6P_67	R18	FMC3 LA 第14路数据P
FMC3_LA17_CC_N	IO_L12N_T1U_N11_GC_66	H14	FMC3 LA 第14路数据N
FMC3_LA17_CC_P	O_L12P_T1U_N10_GC_66	J14	FMC3 LA 第14路数据P
FMC3_LA18_CC_N	IO_L14N_T2L_N3_GC_66	F14	FMC3 LA 第14路数据N
FMC3_LA18_CC_P	IO_L14P_T2L_N2_GC_66	G14	FMC3 LA 第14路数据P
FMC3_LA19_N	IO_L15N_T2L_N5_AD11N_66	D14	FMC3 LA 第14路数据N
FMC3_LA19_P	IO_L15P_T2L_N4_AD11P_66	D15	FMC3 LA 第14路数据P
FMC3_LA20_N	IO_L17N_T2U_N9_AD10N_66	D16	FMC3 LA 第14路数据N
FMC3_LA20_P	IO_L17P_T2U_N8_AD10P_66	E16	FMC3 LA 第14路数据P
FMC3_LA21_N	IO_L16N_T2U_N7_QBC_AD3N_66	F12	FMC3 LA 第14路数据N
FMC3_LA21_P	IO_L16P_T2U_N6_QBC_AD3P_66	F13	FMC3 LA 第14路数据P
FMC3_LA22_N	IO_L18N_T2U_N11_AD2N_66	E12	FMC3 LA 第14路数据N
FMC3_LA22_P	IO_L18P_T2U_N10_AD2P_66	E13	FMC3 LA 第14路数据P
FMC3_LA23_N	IO_L20N_T3L_N3_AD1N_66	C13	FMC3 LA 第14路数据N
FMC3_LA23_P	IO_L20P_T3L_N2_AD1P_66	D13	FMC3 LA 第14路数据P
FMC3_LA24_N	IO_L10N_T1U_N7_QBC_AD4N_66	K12	FMC3 LA 第14路数据N
FMC3_LA24_P	IO_L10P_T1U_N6_QBC_AD4P_66	K13	FMC3 LA 第14路数据P
FMC3_LA25_N	IO_L7N_T1L_N1_QBC_AD13N_66	H13	FMC3 LA 第14路数据N
FMC3_LA25_P	IO_L7P_T1L_N0_QBC_AD13P_66	J13	FMC3 LA 第14路数据P
FMC3_LA26_N	IO_L5N_T0U_N9_AD14N_66	L15	FMC3 LA 第14路数据N
FMC3_LA26_P	IO_L5P_T0U_N8_AD14P_66	M15	FMC3 LA 第14路数据P
FMC3_LA26_N	IO_L9N_T1L_N5_AD12N_66	J15	FMC3 LA 第14路数据N
FMC3_LA26_P	IO_L9P_T1L_N4_AD12P_66	K15	FMC3 LA 第14路数据P

FMC3_LA27_N	IO_L3N_T0L_N5_AD15N_66	M14	FMC3 LA 第14路数据N
FMC3_LA27_P	IO_L3P_T0L_N4_AD15P_66	N14	FMC3 LA 第14路数据P
FMC3_LA28_N	IO_L8N_T1L_N3_AD5N_66	L12	FMC3 LA 第14路数据N
FMC3_LA28_P	IO_L8P_T1L_N2_AD5P_66	L13	FMC3 LA 第14路数据P
FMC3_LA29_N	IO_L1N_T0L_N1_DBC_66	N13	FMC3 LA 第14路数据N
FMC3_LA29_P	IO_L1P_T0L_N0_DBC_66	P13	FMC3 LA 第14路数据P
FMC3_LA30_N	IO_L4N_T0U_N7_DBC_AD7N_66	M12	FMC3 LA 第14路数据N
FMC3_LA30_P	IO_L4P_T0U_N6_DBC_AD7P_66	N12	FMC3 LA 第14路数据P
FMC3_LA31_N	IO_L6N_T0U_N11_AD6N_66	P14	FMC3 LA 第14路数据N
FMC3_LA31_P	IO_L6P_T0U_N10_AD6P_66	P15	FMC3 LA 第14路数据P
FMC3_LA32_N	IO_L2N_T0L_N3_66	R12	FMC3 LA 第14路数据N
FMC3_LA32_P	IO_L2P_T0L_N2_66	R13	FMC3 LA 第14路数据P

第 4 路 FMC HPC 连接器引脚分配如下：

信号名	FPGA 引脚名	引脚号	备注
FMC4_CLK0_C2M_N	IO_L13N_T2L_N1_GC_QBC_A07_D23_65	AM12	FMC4 第 0 路参考输出时钟N
FMC4_CLK0_C2M_P	IO_L13P_T2L_N0_GC_QBC_A06_D22_65	AL12	FMC4 第 0 路参考输出时钟P
FMC4_CLK0_M2C_N	IO_L11N_T1U_N9_GC_64	AN17	FMC4 第 0 路参考输入时钟N
FMC4_CLK0_M2C_P	IO_L11P_T1U_N8_GC_64	AN18	FMC4 第 0 路参考输入时钟P
FMC4_DP0_C2M_N	MGTHTXN1_225	AP5	FMC4 第 0路输出数据 N
FMC4_DP0_C2M_P	MGTHTXP1_225	AP6	FMC4 第 0路输出数据 P
FMC4_DP0_M2C_N	MGTHRXN1_225	AP1	FMC4 第 0路输入数据 N
FMC4_DP0_M2C_P	MGTHRXP1_225	AP2	FMC4 第 0路输入数据 P
FMC4_DP1_C2M_N	MGTHTXN3_225	AM5	FMC4 第 1路输出数据 N
FMC4_DP1_C2M_P	MGTHTXP3_225	AM6	FMC4 第 1路输出数据 P
FMC4_DP1_M2C_N	MGTREFCLK0P_228	AM1	FMC4 第 1路输入数据 N
FMC4_DP1_M2C_P	MGTREFCLK0N_228	AM2	FMC4 第 1路输入数据 P
FMC4_DP2_C2M_N	MGTHTXN2_225	AN7	FMC4 第 2路输出数据 N
FMC4_DP2_C2M_P	MGTHTXP2_225	AN8	FMC4 第 2路输出数据 P
FMC4_DP2_M2C_N	MGTHRXN2_225	AN3	FMC4 第2路输入数据 N
FMC4_DP2_M2C_P	MGTHRXP2_225	AN4	FMC4 第 2路输入数据 P
FMC4_DP3_C2M_N	MGTHTXN0_225	AR7	FMC4 第 3路输出数据 N
FMC4_DP3_C2M_P	MGTHTXP0_225	AR8	FMC4 第 3路输出数据 P

FMC4_DP3_M2C_N	MGTHTXN0_225	AR3	FMC4 第 3路输入数据 N
FMC4_DP3_M2C_P	MGTHTXP0_225	AR4	FMC4 第 3路输入数据 P
FMC4_DP4_C2M_N	MGTHTXN2_224	AU7	FMC4 第 4路输出数据 N
FMC4_DP4_C2M_P	MGTHTXP2_224	AU8	FMC4 第 4路输出数据 P
FMC4_DP4_M2C_N	MGTHRXN2_224	AU3	FMC4 第 4路输入数据 N
FMC4_DP4_M2C_P	MGTHRXP2_224	AU4	FMC4 第 4路输入数据 P
FMC4_DP5_C2M_N	MGTHTXN0_224	AW7	FMC4 第 5路输出数据 N
FMC4_DP5_C2M_P	MGTHTXP0_224	AW8	FMC4 第 5路输出数据 P
FMC4_DP5_M2C_N	MGTHRXN0_224	AW3	FMC4 第 5路输入数据 N
FMC4_DP5_M2C_P	MGTHRXP0_224	AW4	FMC4 第 5路输入数据 P
FMC4_DP6_C2M_N	MGTHTXN1_224	AV5	FMC4 第 6路输出数据 N
FMC4_DP6_C2M_P	MGTHTXP1_224	AV6	FMC4 第6路输出数据 P
FMC4_DP6_M2C_N	MGTHRXN1_224	AV1	FMC4 第 6路输入数据 N
FMC4_DP6_M2C_P	MGTHRXP1_224	AV2	FMC4 第 6路输入数据 P
FMC4_DP7_C2M_N	MGTHTXN3_228	AT5	FMC4 第 7路输入数据 N
FMC4_DP7_C2M_P	MGTHTXP3_228	AT6	FMC4 第 7路输入数据p
FMC4_DP7_M2C_N	MGTHRXN3_224	AT1	FMC4 第7路输出数据 N
FMC4_DP7_M2C_P	MGTHRXP3_224	AT2	FMC4 第 7路输出数据 P
FMC4_GBTCLK0_M2C_N	MGTREFCLK0N_225	AM9	FMC4收发器参考时钟0输入N
FMC4_GBTCLK0_M2C_P	MGTREFCLK0P_225	AM10	FMC4收发器参考时钟0输入P
FMC4_GBTCLK1_M2C_N	MGTREFCLK0N_224	AT9	FMC4收发器参考时钟1输入N
FMC4_GBTCLK1_M2C_P	MGTREFCLK0P_224	AT10	FMC4收发器参考时钟1输入P
FMC4_LA00_CC_N	IO_L11N_T1U_N9_GC_A11_D27_65	AN12	FMC4 LA 第0路数据(时钟)N
FMC4_LA00_CC_P	IO_L11P_T1U_N8_GC_A10_D26_65	AN13	FMC4 LA 第0路数据(时钟)P
FMC4_LA01_CC_N	IO_L12N_T1U_N11_GC_A09_D25_65	AN14	FMC4 LA 第1路数据(时钟)N
FMC4_LA01_CC_P	IO_L12P_T1U_N10_GC_A08_D24_65	AM14	FMC4 LA 第1路数据(时钟)P
FMC4_LA02_N	IO_L24N_T3U_N11_DOUT_CSO_B_65	AD13	FMC4 LA 第 2路数据N
FMC4_LA02_P	IO_L24P_T3U_N10_EMCCLK_65	AD14	FMC4 LA 第 2路数据P
FMC4_LA03_N	IO_L21N_T3L_N5_AD8N_D07_65	AF13	FMC4 LA 第 3路数据N
FMC4_LA03_P	IO_L21P_T3L_N4_AD8P_D06_65	AE13	FMC4 LA 第 3路数据P
FMC4_LA04_N	IO_L20N_T3L_N3_AD1N_D09_65	AG15	FMC4 LA 第 4路数据N
FMC4_LA04_P	IO_L20P_T3L_N2_AD1P_D08_65	AF15	FMC4 LA 第 4路数据P
FMC4_LA05_N	IO_L17N_T2U_N9_AD10N_D15_65	AJ13	FMC4 LA 第 5路数据N
FMC4_LA05_P	IO_L17P_T2U_N8_AD10P_D14_65	AH13	FMC4 LA 第 5路数据P

FMC4_LA06_N	IO_L19N_T3L_N1_DBC_AD9N_D11_65	AH12	FMC4 LA 第 6路数据N
FMC4_LA06_P	IO_L19P_T3L_N0_DBC_AD9P_D10_65	AG12	FMC4 LA 第 6路数据P
FMC4_LA07_N	IO_L15N_T2L_N5_AD11N_A03_D19_65	AJ14	FMC4 LA 第 7路数据N
FMC4_LA07_P	IO_L15P_T2L_N4_AD11P_A02_D18_65	AH14	FMC4 LA 第 7路数据P
FMC4_LA08_N	IO_L18N_T2U_N11_AD2N_D13_65	AK12	FMC4 LA 第 8路数据N
FMC4_LA08_P	IO_L18P_T2U_N10_AD2P_D12_65	AK13	FMC4 LA 第 8路数据P
FMC4_LA09_N	IO_L10N_T1U_N7_QBC_AD4N_A13_D29_65	AP13	FMC4 LA 第 9路数据N
FMC4_LA09_P	IO_L10N_T1U_N7_QBC_AD4N_A13_D29_65	AP14	FMC4 LA 第9路数据P
FMC4_LA10_N	IO_L16N_T2U_N7_QBC_AD3N_A01_D17_65	AK15	FMC4 LA 第 10路数据N
FMC4_LA10_P	IO_L16P_T2U_N6_QBC_AD3P_A00_D16_65	AJ15	FMC4 LA 第 10路数据P
FMC4_LA11_N	IO_L7N_T1L_N1_QBC_AD13N_A19_65	AT13	FMC4 LA 第 11路数据N
FMC4_LA11_P	O_L7P_T1L_N0_QBC_AD13P_A18_65	AR13	FMC4 LA 第 11路数据P
FMC4_LA12_N	IO_L8N_T1L_N3_AD5N_A17_65	AR15	FMC4 LA 第 12路数据N
FMC4_LA12_P	IO_L8P_T1L_N2_AD5P_A16_65	AP15	FMC4 LA 第 12路数据P
FMC4_LA13_N	IO_L9N_T1L_N5_AD12N_A15_D31_65	AT12	FMC4 LA 第 13路数据N
FMC4_LA13_P	IO_L9P_T1L_N4_AD12P_A14_D30_65	AR12	FMC4 LA 第 13路数据P
FMC4_LA14_N	IO_L5N_T0U_N9_AD14N_A23_65	AV12	FMC4 LA 第 14路数据N
FMC4_LA14_P	IO_L5P_T0U_N8_AD14P_A22_65	AU12	FMC4 LA 第 14路数据P
FMC4_LA15_N	IO_L4N_T0U_N7_DBC_AD7N_A25_65	AU15	FMC4 LA 第 15路数据N
FMC4_LA15_P	IO_L4P_T0U_N6_DBC_AD7P_A24_65	AT15	FMC4 LA 第 15路数据P
FMC4_LA16_N	IO_L6N_T0U_N11_AD6N_A21_65	AU14	FMC4 LA 第 16路数据N
FMC4_LA16_P	IO_L6P_T0U_N10_AD6P_A20_65	AT14	FMC4 LA 第 16路数据P
FMC4_LA17_CC_N	IO_L14N_T2L_N3_GC_64	AL18	FMC4 LA 第 17路数据N
FMC4_LA17_CC_P	IO_L14P_T2L_N2_GC_64	AL19	FMC4 LA 第 17路数据P
FMC4_LA18_CC_N	IO_L13N_T2L_N1_GC_QBC_64	AM17	FMC4 LA 第 18路数据N
FMC4_LA18_CC_P	IO_L13P_T2L_N0_GC_QBC_64	AL17	FMC4 LA 第 18路数据P
FMC4_LA19_N	IO_L22N_T3U_N7_DBC_AD0N_64	AF18	FMC4 LA 第 19路数据N
FMC4_LA19_P	IO_L22P_T3U_N6_DBC_AD0P_64	AE18	FMC4 LA 第 19路数据P
FMC4_LA20_N	IO_L24N_T3U_N11_64	AG19	FMC4 LA 第 20路数据N
FMC4_LA20_P	IO_L24P_T3U_N10_64	AF19	FMC4 LA 第 20路数据P
FMC4_LA21_N	IO_L15N_T2L_N5_AD11N_64	AK16	FMC4 LA 第 21路数据N
FMC4_LA21_P	IO_L15P_T2L_N4_AD11P_64	AJ16	FMC4 LA 第 21路数据P
FMC4_LA22_N	IO_L17N_T2U_N9_AD10N_64	AH16	FMC4 LA 第22路数据N
FMC4_LA22_P	IO_L17P_T2U_N8_AD10P_64	AH17	FMC4 LA 第 22路数据P

FMC4_LA23_N	IO_L19N_T3L_N1_DBC_AD9N_64	AG16	FMC4 LA 第 23路数据N
FMC4_LA23_P	IO_L19P_T3L_N0_DBC_AD9P_64	AG17	FMC4 LA 第 23路数据P
FMC4_LA24_N	IO_L9N_T1L_N5_AD12N_64	AR16	FMC4 LA 第24路数据N
FMC4_LA24_P	IO_L9P_T1L_N4_AD12P_64	AP16	FMC4 LA 第 24路数据P
FMC4_LA25_N	IO_L18N_T2U_N11_AD2N_64	AJ18	FMC4 LA 第 25路数据N
FMC4_LA25_P	IO_L18P_T2U_N10_AD2P_64	AJ19	FMC4 LA 第 25路数据P
FMC4_LA26_N	IO_L16N_T2U_N7_QBC_AD3N_64	AK17	FMC4 LA 第 26路数据N
FMC4_LA26_P	IO_L16P_T2U_N6_QBC_AD3P_64	AK18	FMC4 LA 第 26路数据P
FMC4_LA27_N	IO_L20N_T3L_N3_AD1N_64	AH18	FMC4 LA 第 28路数据N
FMC4_LA27_P	IO_L20P_T3L_N2_AD1P_64	AH19	FMC4 LA 第 27路数据P
FMC4_LA28_N	IO_L3N_T0L_N5_AD15N_64	AU16	FMC4 LA 第 27路数据N
FMC4_LA28_P	IO_L3P_T0L_N4_AD15P_64	AU17	FMC4 LA 第 28路数据P
FMC4_LA29_N	IO_L7N_T1L_N1_QBC_AD13N_64	AR17	FMC4 LA 第 28路数据N
FMC4_LA29_P	IO_L7P_T1L_N0_QBC_AD13P_64	AR18	FMC4 LA 第 29路数据P
FMC4_LA30_N	IO_L6N_T0U_N11_AD6N_64	AU19	FMC4 LA 第 29路数据N
FMC4_LA30_P	IO_L6P_T0U_N10_AD6P_64	AT19	FMC4 LA 第 30路数据P
FMC4_LA31_N	IO_L5N_T0U_N9_AD14N_64	AT17	FMC4 LA 第 31路数据N
FMC4_LA31_P	IO_L5P_T0U_N8_AD14P_64	AT18	FMC4 LA 第 31路数据P
FMC4_LA32_N	IO_L10N_T1U_N7_QBC_AD4N_64	AP18	FMC4 LA 第 32路数据N
FMC4_LA32_P	IO_L10P_T1U_N6_QBC_AD4P_64	AP19	FMC4 LA 第 32路数据P
FMC4_LA33_N	IO_L8N_T1L_N3_AD5N_64	AT20	收发器数据 33输出 N
FMC4_LA33_P	IO_L8P_T1L_N2_AD5P_64	AR20	收发器数据 6 输出 P

九、SD 卡槽

AXKU115开发板包含了一个Micro型的SD卡接口，以提供用户访问SD卡存储器，用于存 储图片，音乐或者其他用户数据文件。

信号与FPGA的 BANK45的IO信号相连，因为该BANK的VCCO_45是1.8V。但SD卡的数据电平为3.3V，我们这里通过TXS02612RTWR电平转换器来连接。FPGA和SD卡 连接器的原理图如图10-1所示。

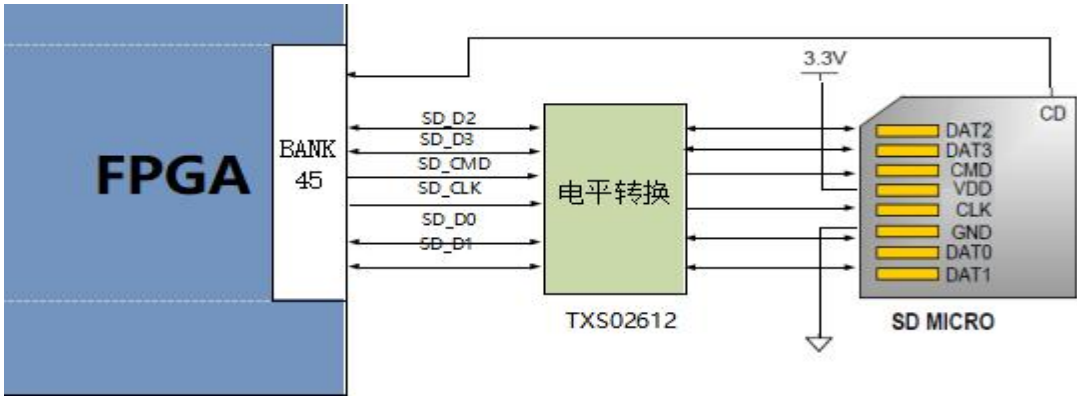


图 9-1 SD 卡连接示意图

SD 卡槽引脚分配

信号名称	FPGA 引脚名	FPGA 引脚号	备注
SD_CLK	IO_L23P_T3U_N8_45	AE27	SD时钟信号
SD_CMD	IO_L21N_T3L_N5_AD8N_64	AL9	SD命令信号
SD_D0	IO_L24N_T3U_N11_64	AL8	SD数据Data0
SD_D1	IO_L22N_T3U_N7_DBC_AD0N_64	AP8	SD数据Data1
SD_D2	IO_L23P_T3U_N8_64	AJ9	SD数据Data2
SD_D3	IO_L21P_T3L_N4_AD8P_64	AK10	SD数据Data3
SD_CD	IO_L23N_T3U_N9_64	AJ8	SD卡插入信号

十、SMA 接口

AXKU115 开发板设计 2路 SMA 接口，差分连接到 BANK225 高速收发器上，包括一对 TX，一对 RX，一对时钟信号。为客户提供高速外接接口。
FPGA 和 SMA 接口连接示意图，如图 12-1 所示。

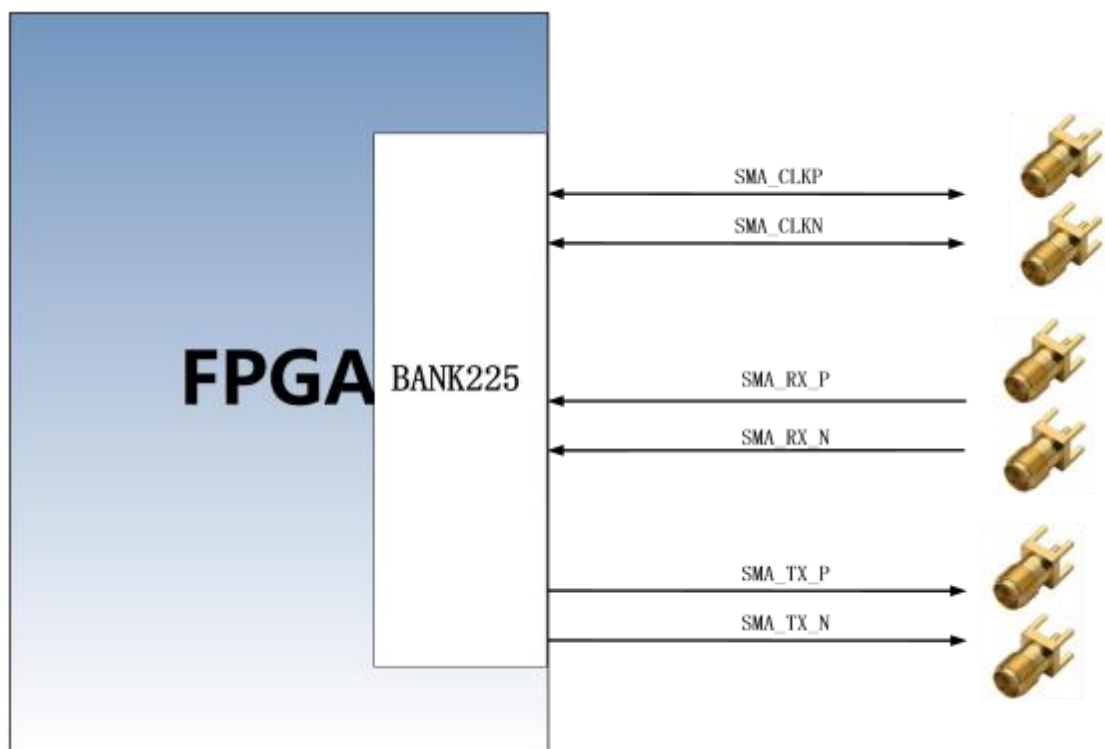


图 12-1 SMA 连接器示意图

SMA 接口引脚分配

信号名称	FPGA 引脚名	FPGA 引脚号	备注
SMA_CLKP	MGTREFCLK1P_225	Y6	收发器时钟信号
SMA_CLKN	MGTREFCLK1N_225	Y5	收发器时钟信号
SMA_TX_P	MGTHTXP3_225	AC4	收发器信号输出
SMA_TX_N	MGHTXN3_225	AC3	收发器信号输出
SMA_RX_P	MGTHRXP3_225	AB2	收发器信号输入
SMA_RX_N	MGTHRNX3_225	AB1	收发器信号输入

十一、温度传感器

AXKU115 开发板上安装了一个高精度、低功耗、数字温度传感器芯片，型号为 ON Semiconductor 公司的 LM75A。LM75A 芯片的温度精度为 0.5 度，传感器和 FPGA 直接为 I2C 数字接口，FPGA 通过 I2C 接口来读取当前开发板附近的温度。

LM75 传感器芯片的设计示意图如图 11-1

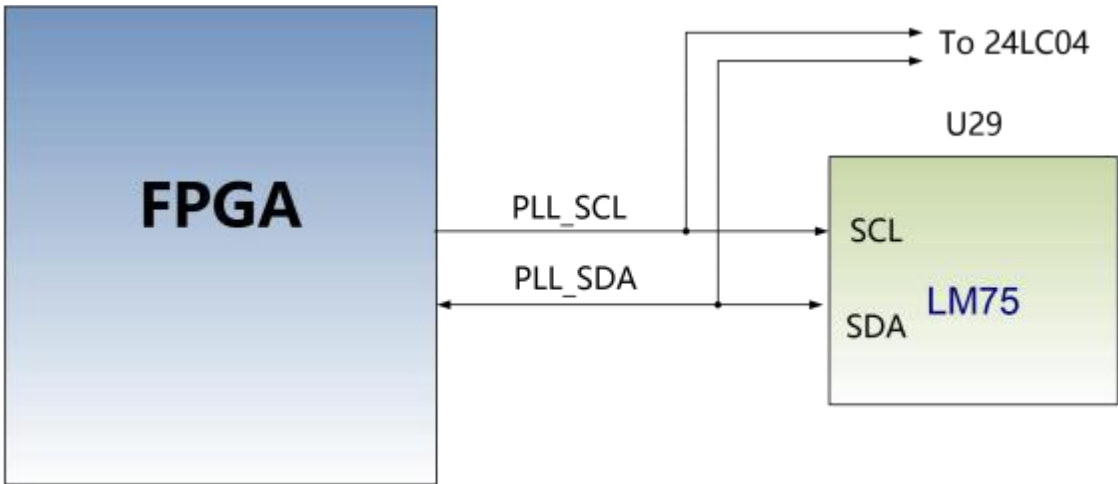


图 11-1

LM75 传感器引脚分配:

引脚名称	FPGA 引脚
I2C_SCL_3V3	AE12
I2C_SDA_3V3	AF12

十二、JTAG 调试口

在 AXKU115 开发板上预留了一个 JTAG 接口，用于下载 FPGA 程序或者固化程序到 FLASH。为了带电插拔造成对 FPGA 芯片的损坏，我们在 JTAG 信号上添加了保护二极管来保证信号的电压在 FPGA 接受的范围，避免 FPGA 的损坏。

JTAG 的原理图如图 12-1

JTAG Connector

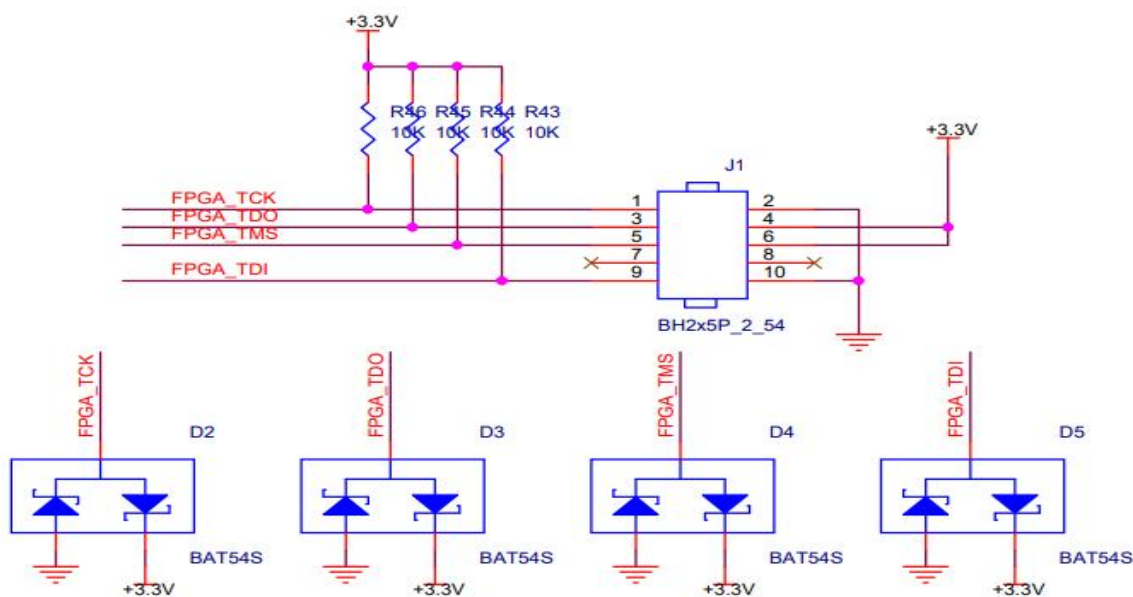


图 12-1

JTAG 引脚分配:

信号名称	FPGA 引脚名	FPGA 管脚号	备注
FPGA_TDI	TDI_0	U11	JTAG数据输入引脚
FPGA_TMS	TMS_0	W11	JTAG控制引脚
FPGA_TDO	TDO_0	T10	JTAG数据输出引脚
FPGA_TCK	TCK_0	AA11	JTAG时钟引脚

十三、LED 灯

AXKU115 开发板上有 4 个发光二极管 LED,包括 1 个电源指示灯; 1 个 DONE 灯, 2 个 FPGA 控制指示灯。当开发板上电后电源指示灯会亮起; 当 FPGA 配置程序后, 配置 LED 灯 会亮起。2 个用户 LED 灯连接到 FPGA BANK44 的 IO 上, 用户可以通过程序来控制亮和灭, 当连接用户 LED 灯的 IO 电压为低时, 用户 LED 灯熄灭, 当连接 IO 电压为高时, 用户 LED 会被点亮。因为 BANK44 的电平为 1.8V, 这里我们增加了三极管来驱动 LED 的亮灭。DONE 灯来判断 FPGA 启动是否正常

用户 LED 灯硬件连接的示意图如图 13-1 所示:

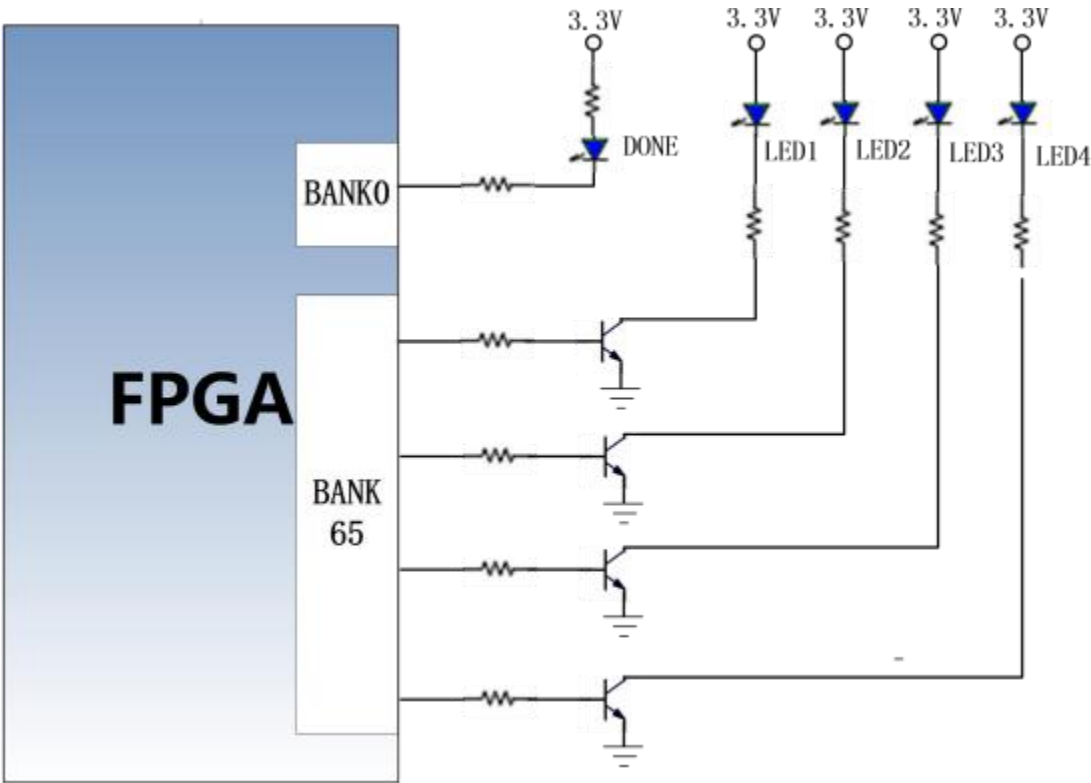


图 13-1

LED 灯管脚分配

信号名称	FPGA 引脚名	FPGA 引脚号	备注
LED1	IO_T3U_N12_44	AH21	用户定义指示灯
LED2	IO_T2U_N12_44	AJ23	用户定义指示灯
FPGA_DONE	DONE_0	AF11	FPGA 配置指示灯

十四、按键

AXKU115 开发板上有 2 个用户按键。2 个用户按键中连接到 FPGA BANK24 的 IO 上。用户按键低电平有效，为客户实现板子某些功能。

按键的连接示意图如图 14-1 所示：

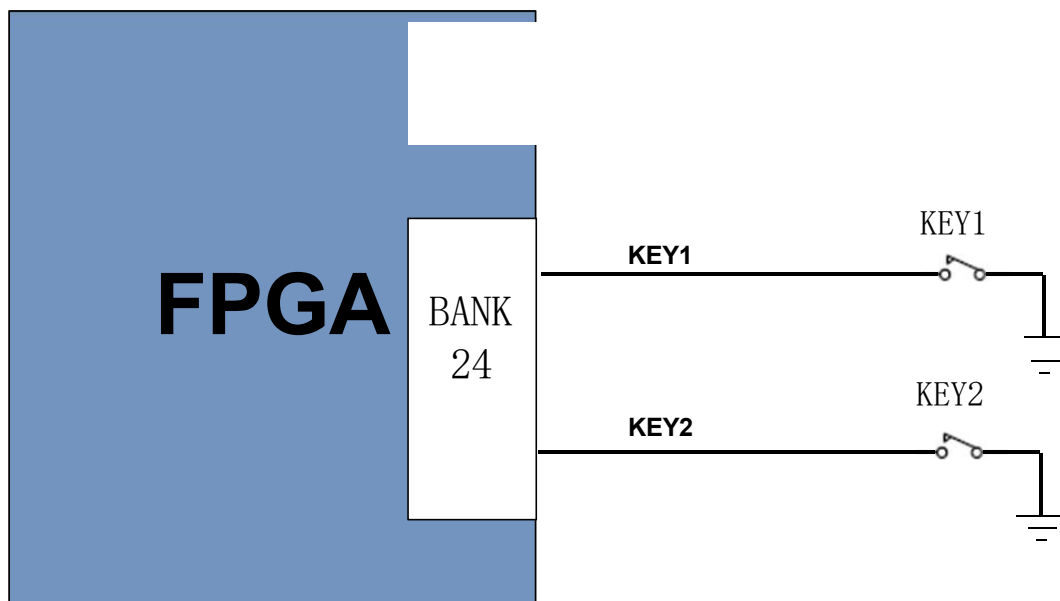


图 14-1

按键的 FPGA 管脚分配:

信号名称	FPGA 引脚名	FPGA 引脚号	备注
KEY1	IO_T2U_N12_24	AL33	用户按键
KEY2	IO_T3U_N12_24	AG30	用户按键

十五、电源

开发板的电源输入电压为 AC/DC12V，外接+12V 电源给板子供电。外接电源供电时请使用 开发板自带的电源,不要用其他规格电源，以免损坏开发板。

板上的电源设计示意图如下图 15-1 所示:

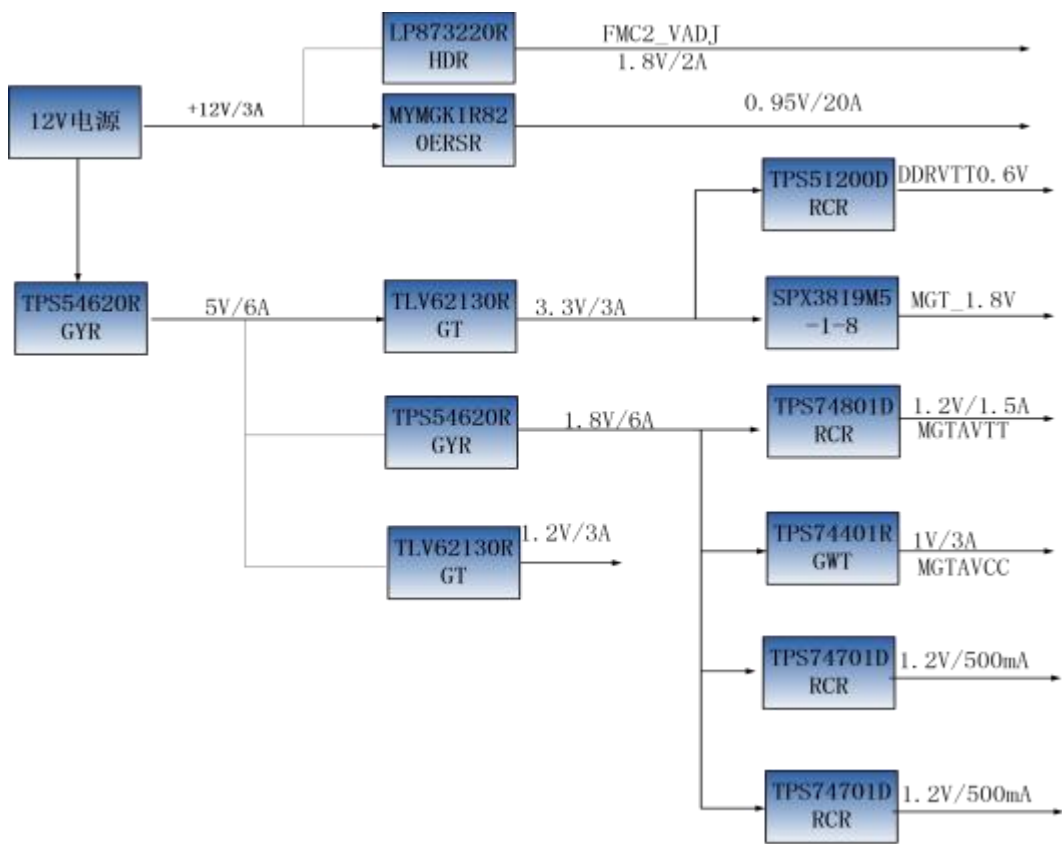


图 15-1 原理图中电源接口部

分 各个电源分配的功能如下表所示：

电源	功能
+0.95V	FPGA 的内核电源
+3.3V	FPGA BANK电源, FMC, 光纤, LED 灯, SD 卡, 电平转换芯片电源
+1.8V	HDMI 芯片电源, FPGA BANK电源
1.2V/1.5A , 1.2V/500mA	DDR4, FPGA 芯片, FMC 上电压, 网口芯 片
MGTAVCC(+1.0V)	FPGA 芯片收发器电源
MGTAVTT(+1.2V)	FPGA 芯片收发器电源
DDRVTT (0.6V)	DDR4 电源
FMC2_VADJ (1.8V)	FPGA 芯片电压, FMC 上 电压
MGT_1.8V (+1.2V)	FPGA GTH 辅助电压

十六、风扇

因为 FPGA 正常工作时会产生大量的热量，我们在板上为芯片增加了一个散热片和风扇，防止芯片过热。风扇的控制由 FPGA 芯片来控制，控制管脚连接到 BANK65 的 IO 上，如果 IO 电平输出为高，MOSFET 管导通，风扇工作。板上的风扇设计图如下图 17-1 所示：

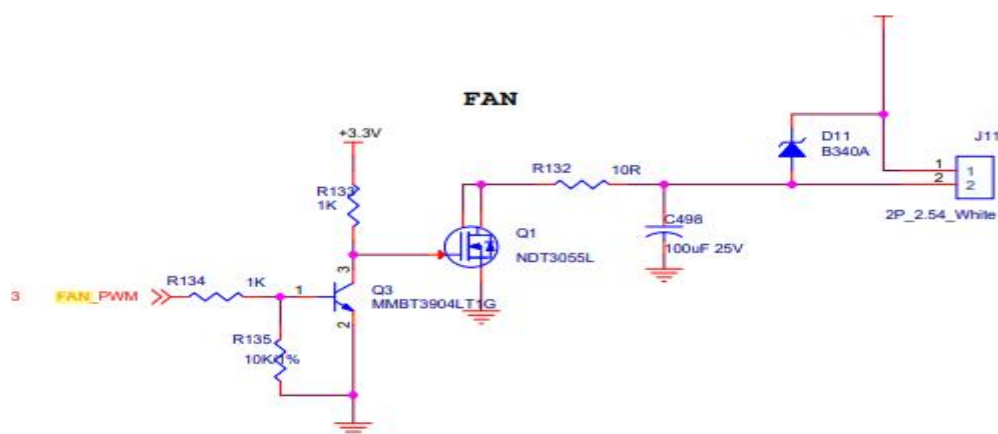
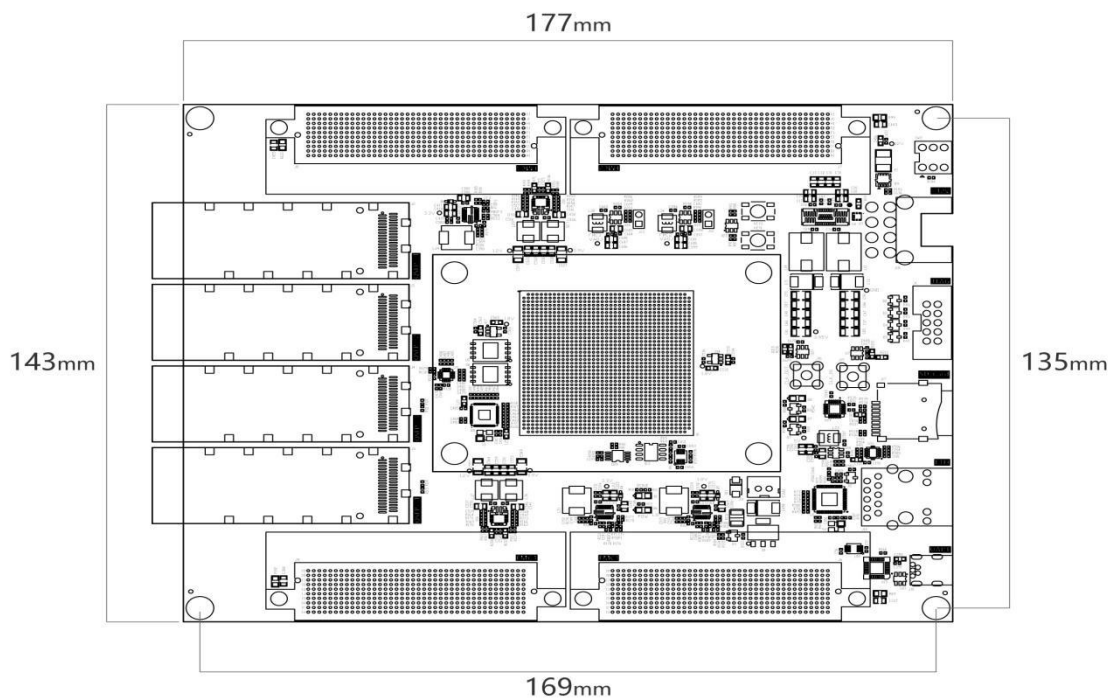


图 16-1

风扇的控制引脚分配

信号名称	FPGA 引脚名	FPGA 引脚号	备注
FAN_PWM	IO_L24N_T3U_N11_45	AG27	风扇控制引脚

十七、 结构尺寸图



正面图 (Top View)